

# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ ÚSTAV ELEKTROENERGETIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF ELECTRICAL POWER ENGINEERING

### ZPŮSOBY TESTOVÁNÍ DESEK PLOŠNÝCH SPOJŮ

BAKALÁŘSKÁ PRÁCE  
BACHELOR'S THESIS

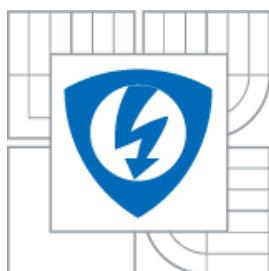
AUTOR PRÁCE  
AUTHOR

TOMÁŠ PRŮŠA

BRNO 2013



**VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ**  
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH  
TECHNOLOGIÍ  
ÚSTAV RADIOELEKTRONIKY**

**FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF RADIO ELECTRONICS**

## **ZPŮSOBY TESTOVÁNÍ DESEK PLOŠNÝCH SPOJŮ**

**METHODS OF TESTING PRINTED CIRCUIT BOARDS**

**BAKALÁŘSKÁ PRÁCE**  
BACHELOR'S THESIS

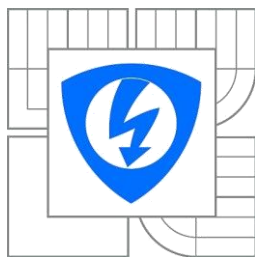
**AUTOR PRÁCE**  
AUTHOR

**Tomáš Průša**

**VEDOUCÍ PRÁCE**  
SUPERVISOR

**Prof. Dr. Ing Zbyněk Raida**

BRNO 2013



VYSOKÉ UČENÍ  
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky  
a komunikačních technologií

Ústav radioelektroniky

# Bakalářská práce

bakalářský studijní obor  
**Elektronika a sdělovací technika**

**Student:** Tomáš Průša  
**Ročník:** 3

**ID:** 78001  
**Akademický rok:** 2012/2013

## NÁZEV TÉMATU:

### Způsoby testování desek plošných spojů

#### POKYNY PRO VYPRACOVÁNÍ:

Seznamte se rozhraním modulu PC – typ iTC. Provedte rozbor jeho vstupů a výstupů.  
Stanovte charakteristiku jednotlivých vstupů a výstupů.

Provedte rozbor možných vstup/výstupních charakteristik desek, na které jsou moduly PC instalovány  
a k tomu definujte možné typy chyb a způsobů jejich identifikace.

Na základě charakteristik vstupů/výstupů navrhnete způsoby jejich měření správnosti obvodů, které  
se nacházejí na deskách, ve kterých bude modul PC používán.

Tyto obvody realizujte a ověřte správnost funkce.

#### DOPORUČENÁ LITERATURA:

[1] Compulab: CM-iTC Computer-On-Module. Reference Guide. 2010.

**Termín zadání:** 11.2.2013

**Termín odevzdání:** 31.5.2013

**Vedoucí práce:** prof. Dr. Ing. Zbyněk Raida  
**Konzultanti bakalářské práce:** Ing. Ivo Herman, CSc.

**prof. Dr. Ing. Zbyněk Raida**  
*Předseda oborové rady*

#### UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## **ABSTRACT**

Tato práce se zabývá návrhem testeru pro základové desky používající modul počítače typu PC pod názvem CM-iTC a rozbořem jeho vstupních/výstupních pinů. Jsou zde uvedeny kombinace vstupů/výstupů testovaných desek a modulu se zaměřením na možné chyby a jejich specifikace. Jsou uvedeny návrhy na řešení, jak tyto chyby zjistit.

## **KLÍČOVÁ SLOVA**

Modul CM-iTC, tester, vstupy/výstupy modulu, chyby na deskách

## **ABSTRACT**

This work describes design of tester for motherboards that uses the PC's called CM-iTC and analysis of input / output pins. There are combinations of inputs / outputs for tested boards and modules focusing on possible errors and their specifications. They include proposals for solutions to detect these errors.

## **KEYWORDS**

Modul CM-iTC, inputs/outputs of the modul, errors on bords

Průša, T. Způsob testování desek plošných spojů. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2013. 53 s. Bakalářská práce. Vedoucí práce: prof. Dr. ing. Zbyněk Raida.

## Prohlášení

Prohlašuji, že svou bakalářskou práci na téma „Způsob testování desek plošných spojů“ jsem vypracoval samostatně pod vedením vedoucího bakalářské práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny uvedeny v seznamu literatury na konci práce.

V Brně dne 31. května 2013

.....  
podpis autora

## Poděkování

Děkuji vedoucímu bakalářské práce prof. Dr. ing. Zbyňku Raidovi za vedení při vypracování bakalářské práce a ing. Ivo Hermanovi, CSc. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé bakalářské práce.

V Brně dne 31. května 2013

.....  
podpis autora

# Obsah

Seznam obrázků .....	8
Seznam tabulek .....	9
1 Úvod .....	10
1.1 Cíl práce .....	10
1.2 Jednoduchý popis PC modulu CM-iTC.....	10
1.3 Blokové schéma modulu CM-iTC.....	12
2 Důvod návrhu testeru a jeho základní popis .....	14
2.1 Zdůvodnění potřeby testeru .....	14
2.2 Popis pracoviště.....	15
2.2.1 Tester napětí.....	15
2.2.2 Tester zemí .....	15
2.2.3 Tester vstupů/výstupů.....	15
2.3 Rozpis skupin vstupů/výstupů modulu .....	16
2.4 Nejčastější chyby na deskách plošných spojů .....	18
2.5 Realizace obvodů.....	18
2.5.1 Způsob měření napětí .....	18
2.5.2 Způsob měření proudu .....	19
3 Rozpis jednotlivých vstupů/výstupů podle skupin .....	21
3.1 Vstupní napětí .....	21
3.1.1 Napětí VCC_SBY .....	21
3.1.2 Napětí VCC.....	23
3.1.3 Nulové napětí (zem) .....	25
3.2 Jednobitové vstupy/výstupy GPIO .....	26
3.2.1 Výstupy GPIO0-1.....	26
3.2.2 Vstupy-výstupy GPIO2-9 .....	26
3.2.3 Vstupy/výstupy GPIO 10-11.....	29
3.2.4 Vstupy-výstupy GPIO12-13.....	30
3.2.5 Vstupy/výstupy GPIO14-17 .....	31
3.3 Další jednobitové porty se speciálním účelem .....	31
3.3.1 Časovač pro kontrolu LVDS - STRAP_EN.....	31
3.3.2 Ověření napájení - PWRGOOD .....	31
3.3.3 Zakázání zápisu do BIOSU - BIOS_WP .....	32

3.3.4	Vstup řízení externího napájení modulu - SUSP_S3.....	32
3.3.5	Ovládání externího reproduktoru - TIMER_SPKR.....	32
3.3.6	Spouštěcí signál pro FWH_INIT .....	32
3.3.7	Vypínání modulu - PWRBTN .....	32
3.3.8	Vstup hardwarového restu - RSTIN .....	33
3.3.9	Signalizace hardwarového resetu - RESET.....	33
3.4	Testování rozhraní typu Ethernet.....	33
3.4.1	Ethernetový port s reverzní logikou kontrolní signalizace pomocí LED diod.....	34
3.4.2	Ethernetový port s klasickou logikou kontrolní signalizace pomocí LED diod .....	35
3.5	Sériové porty .....	36
3.5.1	Sériový port jedna .....	36
3.5.2	Sériové porty dva až čtyři .....	36
3.6	Vstupy a výstupy analogových signálů .....	37
3.6.1	Vstupy pro analogové signály.....	37
3.6.2	Výstup analogového signálu.....	38
3.7	Výstupy USB.....	38
3.8	Výstupy obrazu .....	39
3.8.1	Výstup SDVO .....	39
3.8.2	Výstup LVDS.....	40
4	Závěr .....	42
	Použitá literatura .....	43
	Seznam zkratk.....	44
	Seznam příloh.....	46

# Seznam obrázků

Obr. 1: Foto konektoru atomu na testované desce plošného spoje.....	10
Obr. 2: Fotografie používaného CM-iTC modulu.....	11
Obr. 3: Blokové schéma modulu CM-iTC .....	12
Obr. 4: Foto konektoru umístěném na modulu CM-iTC – typ AMP 8-5353183-0.....	13
Obr. 5: Obrázek příkladu testované desky plošného spoje bez modulu CM-iTC. ....	14
Obr. 6: Foto testované desky plošného spoje s modulem CM-iTC.....	14
Obr. 7: Cílové schéma zapojení testovacího pracoviště .....	15
Obr. 8: Blokové schéma zapojení testeru .....	17
Obr. 9: Náhradní schéma pro měření napětí.....	18
Obr. 10: Převodník proud/napětí .....	19
Obr. 11: Schéma měření vstupu .....	20
Obr. 12: Schéma měření výstupu .....	20
Obr. 13: Obvyklé zapojení napájecího zdroje pro modul CM-iTC, jehož výstup bude testovat.....	21
Obr. 14: Ilustrativní schéma napájení modulu CM-iTC.....	21
Obr. 15: Schéma obvodu pro prověření pinů nepoužitý k měření napětí VCC_SBY .....	22
Obr. 16: Schéma zapojení pro test napájení. ....	23
Obr. 17: Schéma obvodu pro prověření pinů nepoužitý k měření napětí VCC.....	24
Obr. 18: Schéma pro měření napájení VCC .....	25
Obr. 19: Schéma pro ověření pinů nulového napětí .....	25
Obr. 20: Náhradní schéma TTL logiky .....	27
Obr. 21: Rozložení úrovní pro vstupní a výstupní signály .....	27
Obr. 22: Navrhované schéma pro celkové měření vstupů/výstupů GPIO .....	29
Obr. 23: Náhradní schéma obvodu s pull upem .....	29
Obr. 24: Náhradní schéma obvodu s pull downem .....	30
Obr. 25: Příklad zapojení ethernetového portu v testované desce.....	34
Obr. 26: Celkové navrhované blokové schéma pro měření Led diod ethernetu .....	35
Obr. 27: Blokové schéma celkového měření na portech UART .....	37
Obr. 28: Ilustrativní zapojení USB portu .....	38
Obr. 29: Blokové schéma zapojení USB.....	39
Obr. 30: Příklad zapojení SDVO na testované desce. ....	40
Obr. 31: Blokové schéma celkového měření signálů LVDS a SDVO .....	41
Obr. 32: Ukázka zapojení LVDS výstupu na testované desce .....	41



# Seznam tabulek

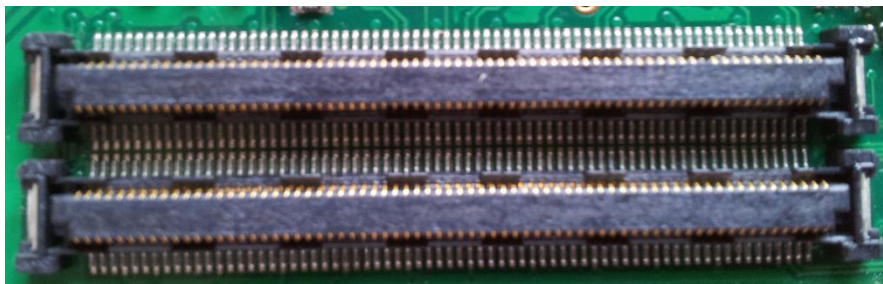
Tab. 1: Popis používaného modulu CM-iTC .....	11
Tab. 2: Tabulka napájecích proudů VCC_SBY modulu MC-iTC .....	22
Tab. 3: Tabulka napájecích proudů VCC modulu MC-iTC .....	24
Tab. 4: Tabulka hodnot pro jednotlivé zapojení.....	28

# 1 Úvod

Ve firmě Herman se v některých složitějších zařízeních začaly používat moduly počítačů PC. Důvod použití těchto modulů je různý: ať už je to náročnost na výkon v palubních počítačích městské hromadné dopravy nebo schopnost převést různá přijatá data na obraz s možností zpětné kontroly v LCD zastávkovém panelu (označníku), dálkově řízeném LED panelu nebo zobrazovacím LED panelu ve vozidlech městské hromadné dopravy.

## 1.1 Cíl práce

Počítačový modul CM-iTC typu PC se ve firmě používá již nějakou dobu bez toho, aby byly vstupy/výstupy zmíněného modulu otestovány před jeho připojením, což již mělo za následek několik zničených modulů. Standardní měření pinů pomocí voltmetru nebo osciloskopu není kvůli rozložení a počtu vývodů téměř vůbec možné. Vývody konektoru jsou totiž velmi blízko u sebe a ne vždy je ke všem snadný přístup. Pro ilustraci Obr. 1, kde je zobrazen konektor, typ AMP 8-5353189-0, pro připojení modulu na testované desce.



**Obr. 1: Foto konektoru atomu na testované desce plošného spoje**

Za cíl mé bakalářské práce jsem si vybral tester pro otestování desek plošných spojů. Důvodem použití testeru je ověřit testovanou desku plošného spoje před vložením modulu CM-iTC tak, aby bylo možné připojit do zařízení modul CM-iTC bez jeho poškození způsobeného chybami vzniklými při osazování desek plošných spojů na automatu nebo při ručním osazení součástek.

Modul CM-iTC má mnoho vstupů a výstupů, které je potřeba na zařízení otestovat. Jako například rozhraní RS 232, USB, jednobitové vstupy/výstupy (GPIO) a další, které budou zmiňovány v průběhu práce podle toho, jak budou simulovány odpovídajícími náhradami podle požadavků zařízení, které je potřeba před vložením zmíněného modulu otestovat.

## 1.2 Jednoduchý popis PC modulu CM-iTC

Používaný modul CM-iTC je vlastně miniaturní jednodeskový počítač ve formě modulu. Modul obsahuje procesor od firmy Intel, paměti, flash disk a periferie. Přesný soupis používaného modulu je v tabulce 1. Fotografie používaného modulu je umístěna v obrázku 2.

**Tab. 1: Popis používaného modulu CM-iTC**

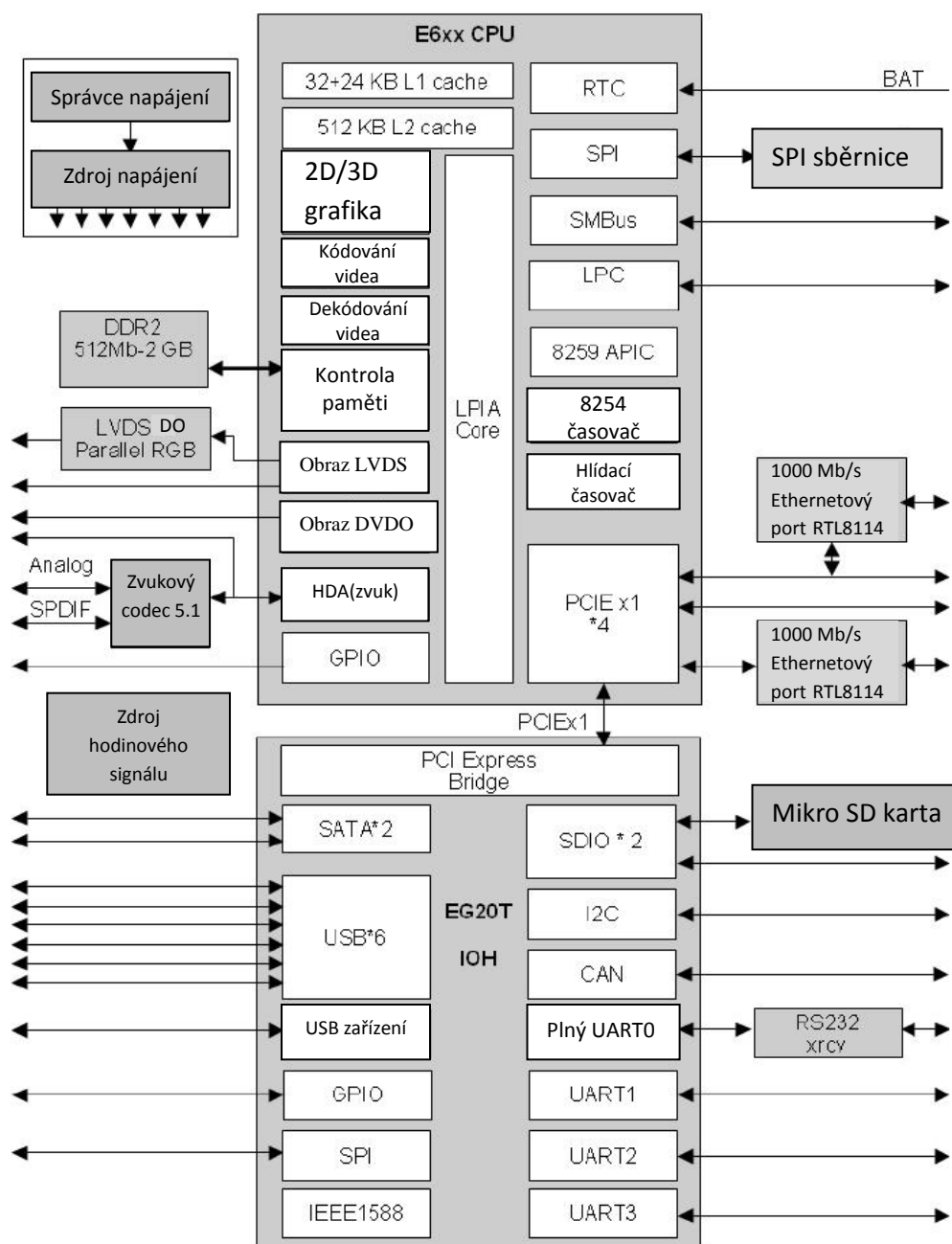
Popis	Specifikace modulu CM-iTC
Procesor	Intel Atom E640 @1.0GHz
Paměť RAM	1GB DDR2
Paměťová karta	8GB micro SD flash disk
Další paměťové média	rozhraní SATA HDD
	komunikační port SDIO
Obrazové výstupy	RGB/LVDS/SDVO 1920x1080
Ethernetové porty	2 x Ethernet o rychlosti až 1000Mb/s
	PCI Express
Komunikační porty	USB x6, COM x4, I2C, sběrnice CAN
Zvukové výstupy	HDA / analogový signál
Jednobitové porty	GPIO
Příkon	0.2 až 7 watů
Rozměr	75 x 65 x 8 mm

**Obr. 2: Fotografie používaného CM-iTC modulu**

Jak z tabulky již vyplynulo, centrální procesorová jednotka (CPU) je založené na architektuře Intel s novou strukturou rozdělení pro malé nízkonapěťové výrobky. Novou strukturou rozdělení je zde myšleno integrování 3D grafiky, spravování paměti a další bloky připojené k CPU na jednu malou desku plošného spoje. Procesor se odchyluje od ostatních sad integrovaných obvodů rozhraním, používaných na jiných CPU, aby povolil otevřený standard, kterým je v průmyslu osvědčené datové rozhraní PCI Express. To umožňuje, aby mohl být dosazen do zákazníkem požadovaným IOH, ASIC, FPGA, přičemž poskytuje maximální flexibilitu v IO řešení, což je důležité pro vysoce přizpůsobené aplikace, ve kterých na rozdíl od tradičních PCIO se liší jedna aplikace od druhé.

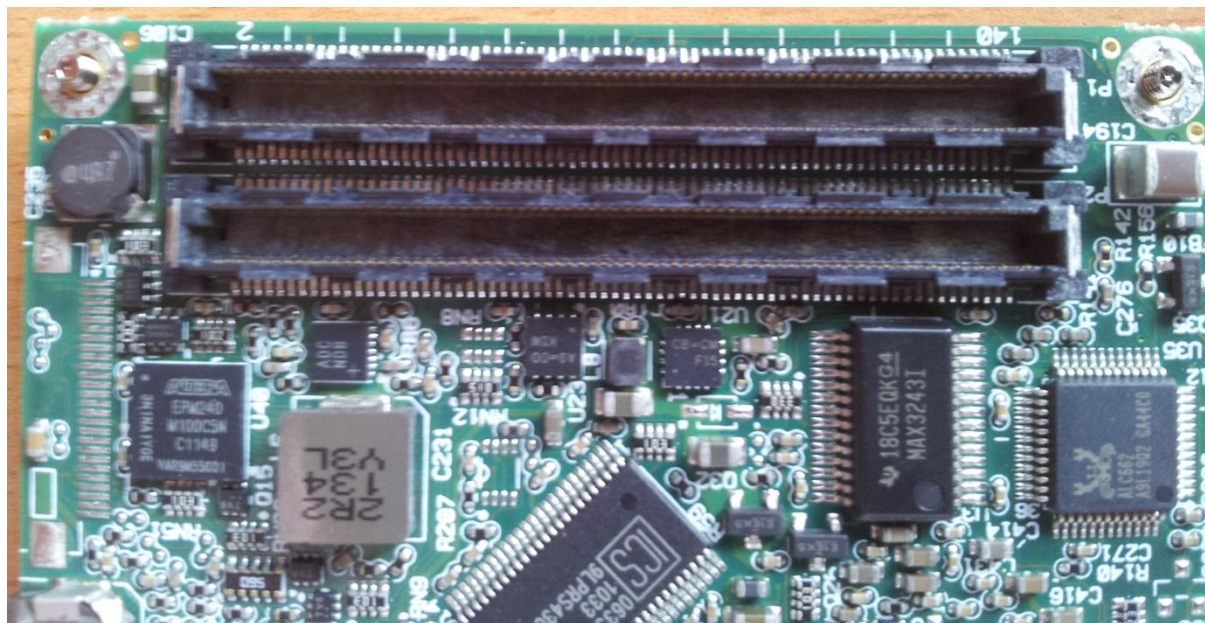
### 1.3 Blokové schéma modulu CM-iTC

V obrázku je znázorněno blokové schéma samotného procesoru Intel Atom E640 s jeho vstupy a výstupy, na které je navázána sada integrovaných obvodů EG20T umožňující rychlou komunikaci s dalšími zařízeními, které jsou na ni připojeny.



Obr. 3: Blokové schéma modulu CM-iTC

Všechny vstupy/výstupy z modulu jsou přivedeny na dva konektory osazené blízko u sebe. Také všechny piny na jednotlivých konektorech jsou osazeny velmi blízko u sebe. Konektor je pak možno vyhledat pod označením AMP 8-5353183-0. Pro lepší přehled je zobrazen na obrázku 4.



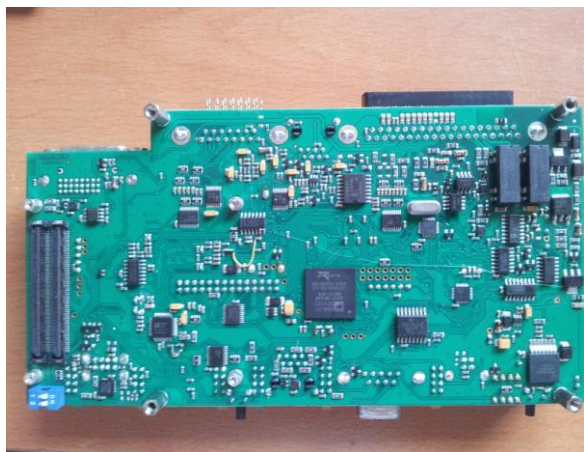
**Obr. 4:** Foto konektoru umístěném na modulu CM-iTC – typ AMP 8-5353183-0.



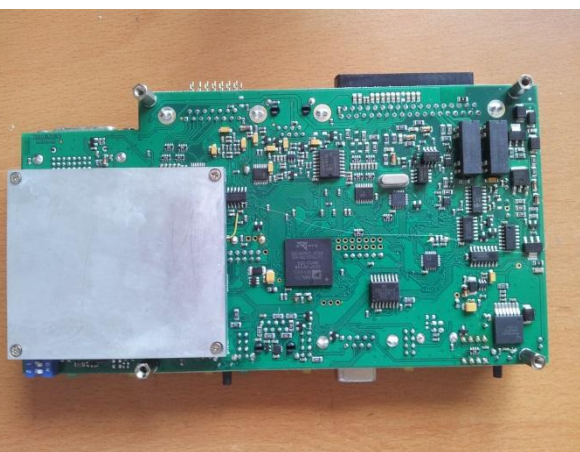
## 2 Důvod návrhu testeru a jeho základní popis

### 2.1 Zdůvodnění potřeby testeru

Při práci s modulem CM-iTC se nám ve firmě již několikrát stalo, že po vložení modulu do desky plošného spoje byl některý vstup/výstup ve zkratu nebo byla neprůchodná nějaká cesta na plošném spoji. To mělo za následek nefunkčnost zmíněného modulu a již také několikrát jeho úplné zničení. Jak již bylo zmíněno dříve, měření pomocí voltmetru, ampérmetru či pomocí osciloskopu je velmi pracné a obtížné kvůli rozložení součástek na desce. Pokud bychom tuto metodu použili a chtěli otestovat alespoň požívané vstupy/výstupy, pak je nutno proměřit přibližně 100 vstupů/výstupů s rizikem, že pokud nám měřící sonda sklouzne z měřeného bodu, můžeme vytvořit zkrat a zničit tak nějaký obvod na desce. Viz foto jedné z testovaných desek bez modulu CM-iTC – obrázek 5, se zapojeným modulem CM-iTC – obrázek 6.



**Obr. 5:** Obrázek příkladu testované desky plošného spoje bez modulu CM-iTC.

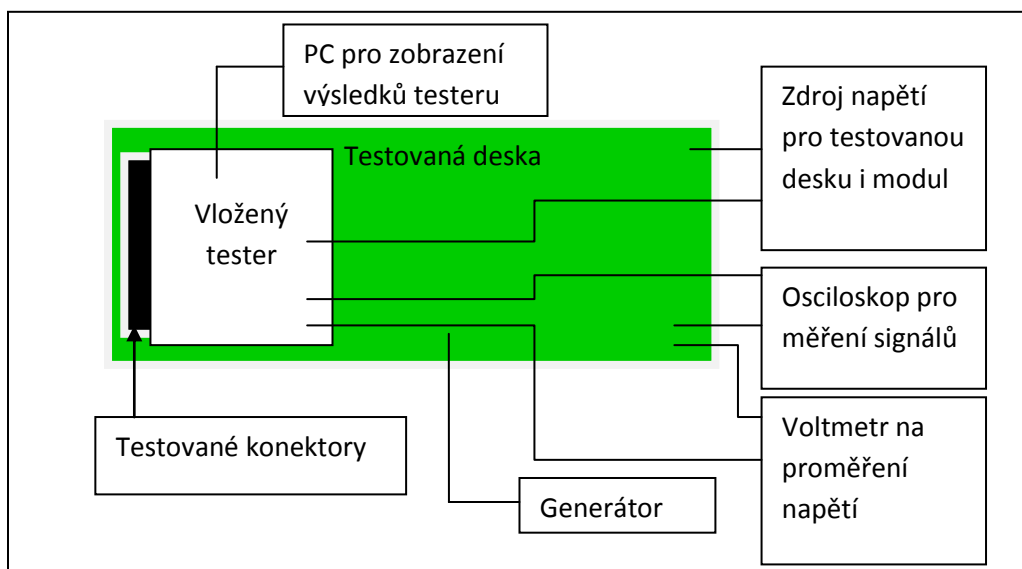


**Obr. 6:** Foto testované desky plošného spoje s modulem CM-iTC

Z tohoto důvodu bylo stanoveno navrhnout tester, který v nejhorším případě identifikuje přítomnost chyby na pinu. V nejlepším případě odhalí i typ chyby na konektoru testované desky, aby nedošlo k případnému poškození nebo zničení modulu CM-iTC. Tedy v první řadě identifikace zkratů k nulovému napětí nebo k jednomu z mnoha napětí na desce. Dále pak v rámci možností i kompletní test desky, na kterou bude modul připojen.

## 2.2 Popis pracoviště

Na proměření jednotlivých vstupů/výstupů pak bude potřeba sestavit pracoviště s nezbytnými měřicími přístroji, pomocí kterého pak bude možno proměřit jednotlivé vstupy/výstupy.



Obr. 7: Cílové schéma zapojení testovacího pracoviště

Pro uvažované testy pak budeme potřebovat sestavit tři testery s tím, že každý z daných testerů bude sloužit k jinému účelu. Jedná se o:

### 2.2.1 Tester napětí

První z uvažovaných testerů bude sloužit k proměření přítomnosti napájecího napětí na napájecích pinech konektoru, kde prověříme, jestli je na všech těchto pinech napětí a tudíž, že jsou všechny piny zaletovány nebo že nemají přerušené cesty ke zdroji napětí. Viz. kapitola 3.1.1, kde je zobrazena testovací část pro napětí VCC a 3.1.2, kde je pak část pro napětí VCC.

### 2.2.2 Tester zemí

Druhý tester pak bude sloužit k otestování nulového napětí. Budeme zde testovat, jestli jsou všechny piny nulového napětí správně zapájeny a jestli nejsou navzájem napěťově oddělené (přerušení na desce). Tento tester je rozebrán při testování nulového napětí v kapitole 3.1.2

### 2.2.3 Tester vstupů/výstupů

Třetí tester pak bude sloužit pro proměřování samotných vstupů/výstupů z modulu CM-iTC. Tento tester je pak rozepisován ve všech podkapitolách kapitoly 3, kde se rozebírají jednotlivé vstupy/výstupy modulu CM-iTC.

## 2.3 Rozpis skupin vstupů/výstupů modulu

Pro lepší postup při sestavování testovacího přípravku si nejprve určím skupiny vstupů/výstupů, které mohou být testovány stejnou metodou, a proto jsem na základě svých poznatků navrhnul rozdělení vstupů/výstupů do následujících skupin:

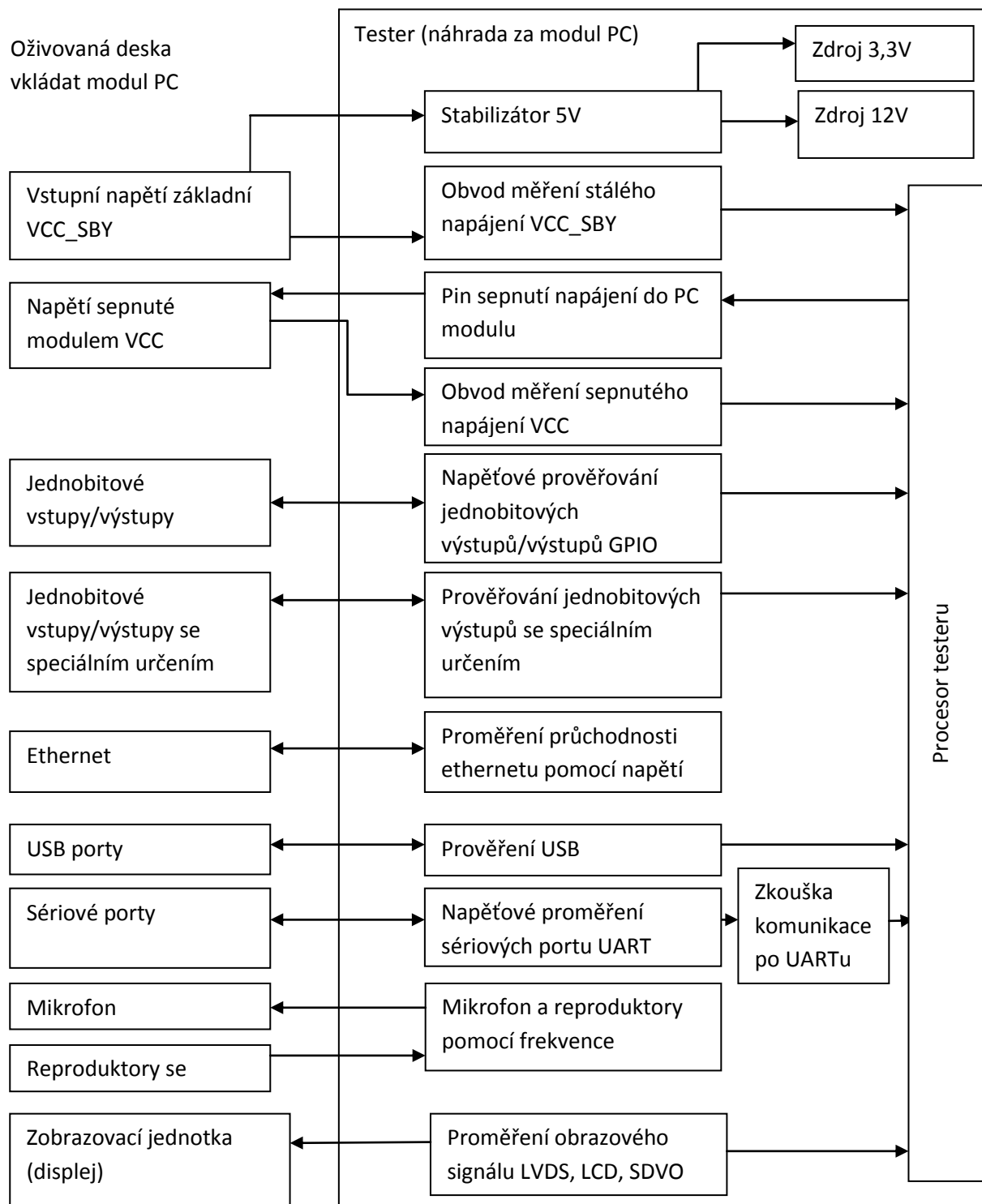
1. Nejprve začneme testem napájení modulu, který se skládá ze dvou částí. A to stálého napájení VCC\_SBY a pak dodatečného napájení, které si zapíná sám modul při startu VCC.
2. Jako další skupinu by bylo nejlepší otestovat jednobitové vstupy/výstupy GPIO 0-17.
3. Jednobitové vstupy/výstupy již se speciálním účelem (RESET, RESTIN, PWRGOOD, ... ) se budou testovat podobně jako piny GPIO, ale jelikož již mají jistou definovanou funkci, kterou může daný test ovlivnit, tak tyto piny budou otestovány ve zvláštní skupině.
4. Další skupinu, která bude testována, budou tvořit rozhraní typu Ethernet.
5. Z vybraných portů pak do jedné skupiny budou patřit sériové porty (UARTY).
6. Samostatnou skupinu, která se bude testovat jinak než ostatní, též tvoří výstupy na mikrofon a reproduktor.
7. Stejně jako sériové porty budou mít svou samostatnou skupinu i porty USB připojené na modul CM-iTC.
8. Jako poslední skupina výstupů určených pro otestování jsou obrazové výstupy LCD, SDVO a LVDS.

Pro lepší přehlednost jednotlivých skupin je v příloze č. 1 uveden rozpis pinů na konektoru modulu CM-iTC.

Z definovaných skupin vstupů/výstupů, které otestuji stejnou metodou, již mohu sestavit blokový návrh testeru, jenž bude popisovat jednotlivé bloky a jakým způsobem budou tyto bloky navzájem propojené.

Kromě testování jednotlivých bloků je zde potřeba taky vyřešit napájení testeru, které bude v případě testeru napájecích pinů a vstupů/výstupů modulu ze zdroje na desce plošného spoje. Abych předešel zničení testeru v případě přepětí, umístím na vstupní napětí do testeru vstupů/výstupů stabilizátor. V případě testeru zemí je pak napájení vedeno z vnějšího zdroje. Pro test napájecích pinů pak budou testovací obvody dimenzovány tak, aby je napětí nezničilo. Pro testy, které vyžadují napětí 3,3V, zde bude realizován tento zdroj napětí pomocí obvodu LM 2734. Některé obvody budou ale potřebovat i vyšší napětí, proto bude na testeru umístěn i zdroj 12V. Na realizaci tohoto zdroje použiji oddělený zdroj, který umí převést 5V na 12V TMV0512.





**Obr. 8: Blokové schéma zapojení testeru**

## 2.4 Nejčastější chyby na deskách plošných spojů

Základní chyby, které vznikají při osazování desek plošných spojů na automatu nebo následně při ručním osazování jsou:

- nezapájený vývod konektoru
- zkratování vývodu konektoru, nejčastěji se sousedním vývodem
- zkrat přes chybu v obvodě na napájecí napětí
- zkrat k zemi
- nefunkční obvod
- přerušená cesta plošného spoje.

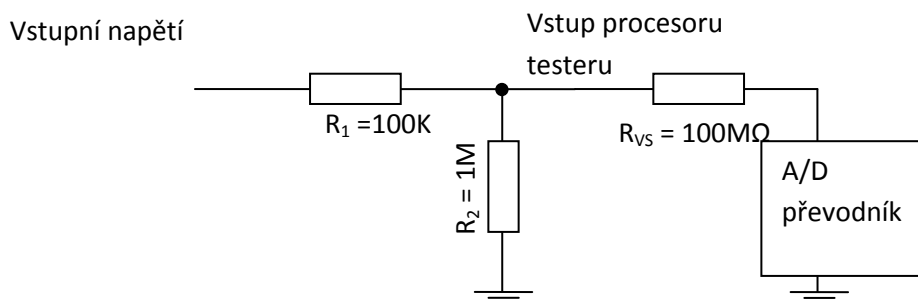
Všechny tyto chyby mají za následek nefunkčnost daného vývodu a tudíž i modulu samotného. Některé z těchto chyb (zkrat na napájecí napětí nebo zkrat k zemi) pak mohou mít za následek i zničení připojeného vývodu a dokonce i samotného modulu.

## 2.5 Realizace obvodů

Ve většině měření budu potřebovat měřit napětí a proudy a proto bude vhodné tyto obvody nejprve navrhnout.

### 2.5.1 Způsob měření napětí

Napětí se bude měřit přes vstup procesoru s měřícím děličem napětí. Přičemž nejvyšší povolené správné napětí je 5V. Rozsah měření tedy bude 0 - 5V.



Obr. 9: Náhradní schéma pro měření napětí

Jako v každém měření se i zde bude vyskytovat chyba měření kvůli ovlivnění odporu přes vnitřní odpor procesoru, tak i rozložení napětí na samotném měřicího členu. Tuto chybu pak můžeme spočítat, pokud známe vnitřní odpor procesoru, na kterém budeme měřit napětí. Pokud zvolíme procesor Atmega 64 (viz. [3]), pak bude tento odpor  $R_{VS} = 100M\Omega$ . Proto se nám tedy změní hodnota odporu  $R_2$ , a to tak, že klesne na  $R_{2V} = 0,99M\Omega$ .

$$\text{-----} \quad \text{-----} \quad (2.1)$$

Napětí se nám pak rozloží podle těchto odporů a to tak, že 9,2% napětí se ztratí na odporu  $R_1$  a zbylých 90,8% pak budeme vlastně měřit na odporu  $R_{2V}$ .

(2.2)

V případě napětí 5V pak budeme ve skutečnosti měřit napětí 4,51V a v případě měření 3,3V pak 3V.

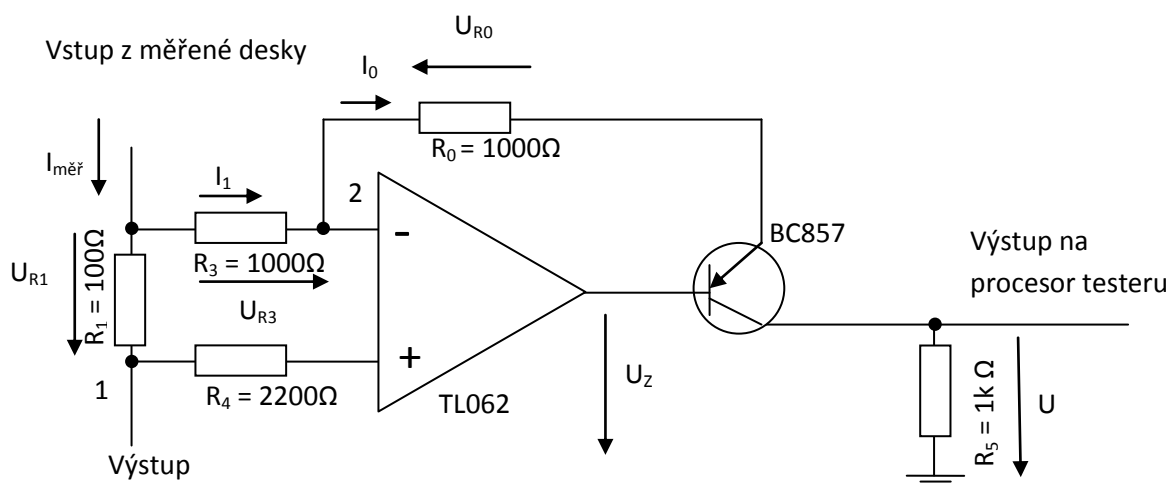
Tuto chybu ovšem ve výsledku opravíme pomocí přepočítávacího vztahu v programu procesoru dle rovnice 2.3.

(2.3)

## 2.5.2 Způsob měření proudu

Pro měření proudu použijí operační zesilovač, který nám bude převádět zmíněné proud na napětí, a to pak budu měřit procesorem. Maximální proud, který zde bude téct přes měřicí obvod pak zvolím po domluvě s konzultantem o 2mA větší, maximální proud vstupů/výstupů je tedy 10mA.

Jako v každém měření se i zde bude vyskytovat chyba měření kvůli ovlivnění odporů přes vnitřní odpor procesoru, tak i měřícího členu proudu. Tuto chybu ovšem ve výsledku opravím pomocí přepočítávacího vztahu na procesoru.



Obr. 10: Převodník proud/napětí

Převodník budeme počítat, že vstupní proud je 10mA a že odpory  $R_3$  a  $R_0$  mají stejnou hodnotu.

Zvolíme-li, že budeme měřit přes odpor  $R_1 = 100\Omega$  a  $R_0 = R_3 = 1000\Omega$ . Pak bude úbytek napětí na  $R_1$  roven úbytku napětí na  $R_3$ .

(2.4)

Tedy proud tekoucí přes odpor  $R_3$  bude také 1mA. Dále pak platí, že proud  $I_1$  a  $I_0$  musí být stejné. Tedy napětí na výstupu operačního zesilovače  $U$  bude nižší o úbytek napětí na odporu  $R_0$ .

(2.5)

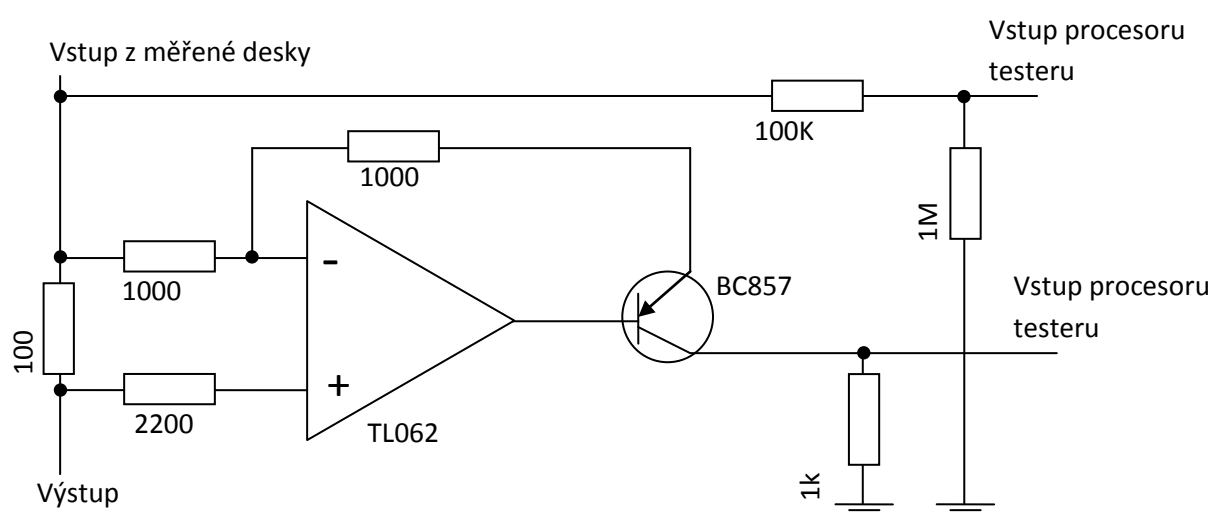
(2.6)

Nyní musíme ještě uvažovat ztrátu napětí na tranzistoru BC857, která bude při jeho práci v saturaci 2V. Na odporu  $R_5$  tedy budeme měřit maximálně 1V.

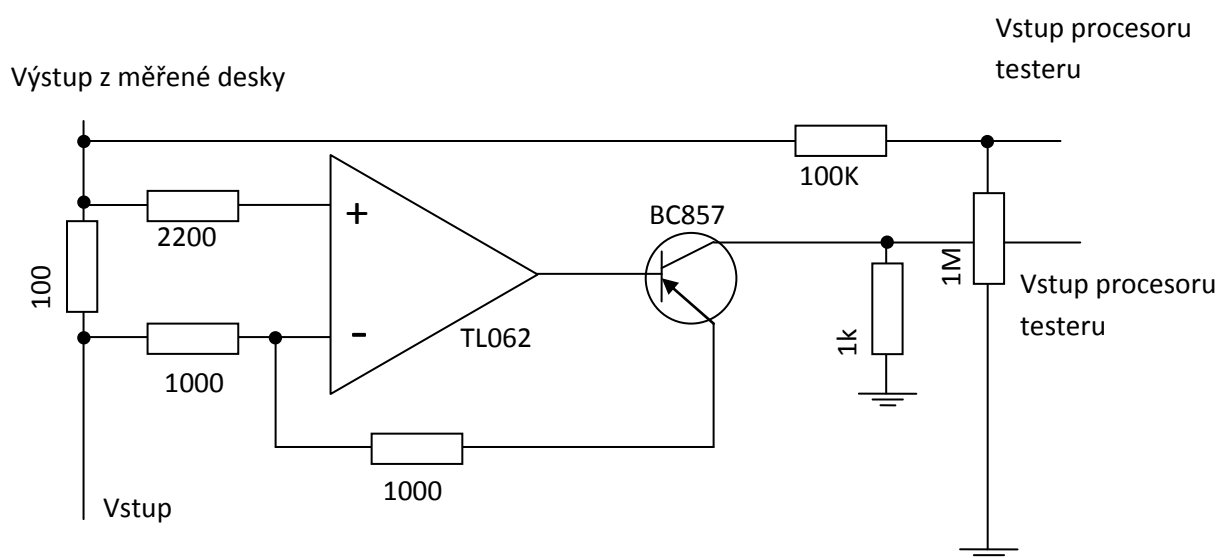
(2.7)

Pokud by pak napětí měřené procesorem na odporu  $R_5$  překročilo 1V, znamenalo by to, že přes odpor  $R_1$  teče větší proud než je maximální proud vstupů a výstupů a indikovalo by to zkrat. Zároveň pak odpor  $R_1$  může sloužit jako ochranný odpor pro případ, že by se v obvodu skutečně vyskytl zkrat.

Nyní můžeme tedy sestavit kompletní schémata pro měření vstupního a výstupního napětí.



**Obr. 11: Schéma měření vstupu**



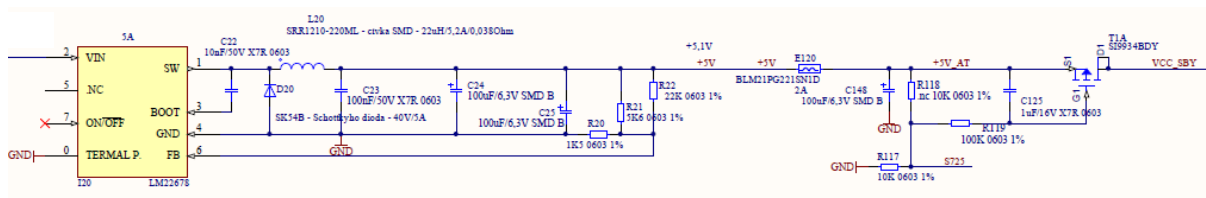
**Obr. 12: Schéma měření výstupu**

### 3 Rozpis jednotlivých vstupů/výstupů podle skupin

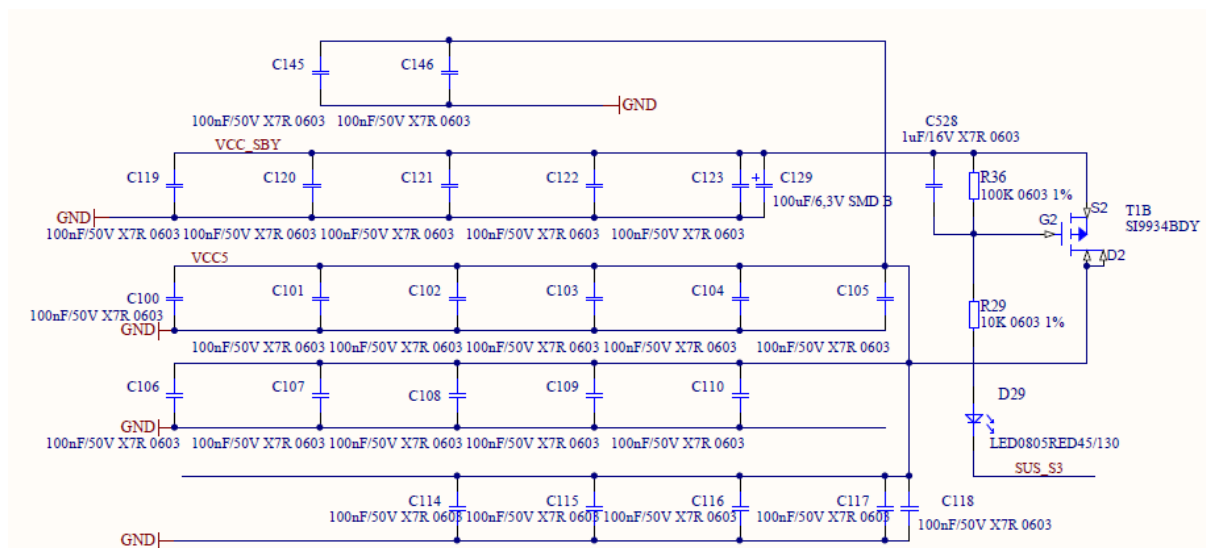
V této části se budu podrobněji věnovat každé skupině vstupů/výstupu modulu zvlášť a sestavovat pro ni nejvhodnější metodu měření s tím, že přihlednu i k jednotlivým vstupům/výstupům v každé skupině a popíši všechny zvláštnosti, které se v této skupině vyskytují a jaké budou mít dopady na metodu sestavenou pro danou skupinu. Nejčastěji se zde bude jednat o měření jistých proudů a napětí.

#### 3.1 Vstupní napětí

Základní napájecí napětí do zmíněného modulu je pět voltů. Napájecí napětí je rozděleno do dvou okruhů. První je napájecí napětí přímo ze zdroje, které označené jako VCC\_SBY, druhé je pak napětí VCC, které si modul spíná sám. Pro ilustraci vloženo schéma napájení (Obrázek č. 13) jedné z navržených desek. V obrázku je přejmenováno napájení VCC na VCC5.



Obr. 13: Obvyklé zapojení napájecího zdroje pro modul CM-iTC, jehož výstup bude testovat.



Obr. 14: Ilustrativní schéma napájení modulu CM-iTC

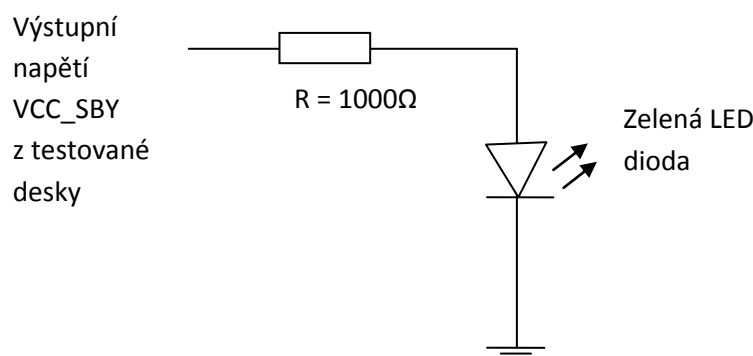
Napájení zobrazené v obrázku č. 14 je použito na všech deskách obsahující modul CM-iTC, jelikož vychází z doporučeného zapojení.

##### 3.1.1 Napětí VCC\_SBY

Napětí VCC\_SBY je základní napájení, které slouží k napájení všech zařízení v úsporném režimu (stand-by) a také pro napájení paměti (RAM). Vstupy pro toto napětí jsou umístěny na konektoru jedna na pinech P1-80, P1-140 a na konektoru dva na pinech P2-71, P2-97, P2-116.

Správná hodnota napětí je již zmíněných pět voltů. Vzhledem k tomu, že se jedná o napájecí napětí, není zde tedy potřeba měřit proud, pouze napětí, a to jak na prázdno, tak při zátěži.

Nejprve začneme testem, zda jsou zapájeny všechny piny, aby nedošlo k jejich zničení při testu se zátěží. K tomuto testu použijí tester pinů napájení, který se bude skládat z pole zelených led diod s ochranným odporem s tím, že na každý pin bude vždy připojena jedna led dioda s jejím ochranným odporem, která se při přítomnosti napájení rozsvítí. V případě tohoto testu můžu nulová napětí propojit do jednoho bodu, ale jak již bylo zmíněno, je nezbytné, aby napětí VCC\_SBY bylo taženo z každého pinu zvlášť. Schéma pro proměření vstupů je uvedeno na obrázku č. 15.



**Obr. 15: Schéma obvodu pro prověření pinů nepoužitý k měření napětí VCC\_SBY**

Nyní můžeme přikročit k samotnému měření napětí. Napětí se bude testovat na prázdno pomocí měření napětí přes pin procesoru s tím, že před pin procesoru dáme dělič jako ochranu proti případnému menšímu přejetí a zenerovu diodu proti případnému velkému přepětí. Dále pak musíme ověřit, že se toto napětí nezmění ani při maximálním zatížení. Z příručky pro daný modul pak vyčteme proudy potřebné k napájení daného modulu.

**Tab. 2: Tabulka napájecích proudů VCC\_SBY modulu MC-iTC**

Rychlost procesoru CPU	Aktivita	Proud VCC_SBY
Nastavení na 1300MHz v případě osazení procesorem Intel Atom E680	Režim spánku	0,13 A
	Střední	0,52 A
	Maximální	0,89 A
Nastavení na 1000MHz v případě osazení procesorem Intel Atom E640	Režim spánku	0,13 A
	Střední	0,52 A
	Maximální	0,88 A

Pro naše účely použijí maximální možný proud  $I$ , v případě našeho procesoru tudíž 0,88 A, jehož hodnotu pro jistotu ještě navýším (po dohodě s konzultantem) o 25%, kvůli odběru případných připojených (periferií) zařízení. Výsledná hodnota tedy bude 1,1 A.

(3.1)

Potřebný zatěžovací odpor  $R$  vypočítáme pomocí klasického Ohmova zákona, kde odpor  $R$  se rovná napětí  $U$  dělený proudem  $I$ .

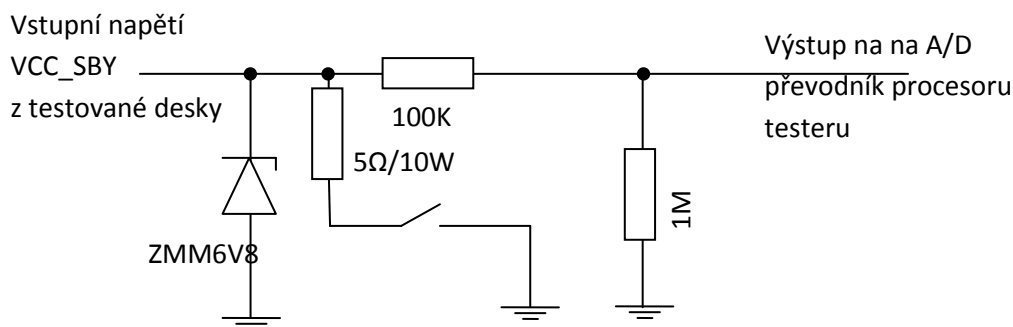
$$- \quad - \quad - \quad (3.2)$$

Z řady odporů tedy je tedy naší nejlepší volbou  $5\Omega$

Pro správný výběr je potřeba ještě určit výkon, který se na tomto odporu bude ztrácet. Výkon  $P$  se počítá jako napětí  $U$  krát proud  $I$ .

$$(3.3)$$

Z výsledku je tedy zřetelné, že odpor o výkonu 10W by měl stačit. Výsledné schéma měření je uvedeno na obrázku č. 16.



**Obr. 16: Schéma zapojení pro test napájení.**

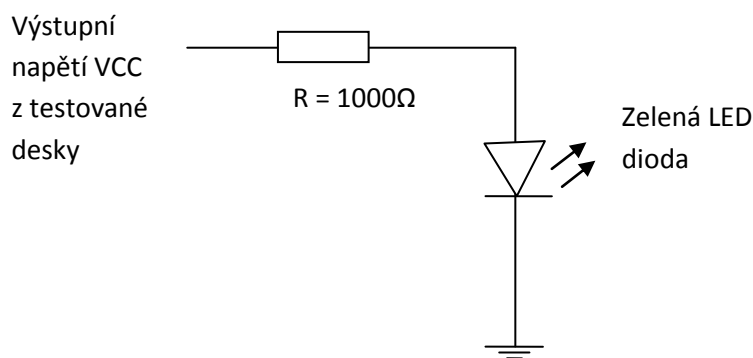
Test tedy bude probíhat tak, že nejprve změřím hodnotu nezatíženého napájení. Pokud tato hodnota bude v předepsané mezi, která by měla být od 5,3V do 4,7V, tak přikročím k přepnutí daného spínače a napájení VCC\_SBY zatížím. Spínač pak můžeme realizovat jako klasický mechanický spínač ovládaný uživatelem nebo jeho ovládání necháme na procesoru. V tomto případě bych jej například realizoval pomocí tranzistoru MOSFET. Po přepnutí spínače tedy napětí opět změřím, přičemž by nemělo klesnout pod výše zmíněnou mez.

### 3.1.2 Napětí VCC

Toto napětí je hlavní napájecí napětí modulu CM-iTC, které si spíná modul sám o sobě pomocí pinu P1-15 na konektoru jedna tak, že poté, co se na tomto pinu objeví napětí, je povoleno přivést hlavní napájecí napětí na modul a ten uvést do provozu.

Modul má dvacet tři napájecích pinů rozmístěných na konektoru jedna (P1-7, P1-19, P1-31, P1-43, P1-55, P1-67, P1-79, P1-91, P1-103, P1-115, P1-127, P1-139) a konektoru dva (P2-19, P2-31, P2-43, P2-55, P2-67, P2-79, P2-91, P2-103, P2-115, P2-127, P2-135). Napájecí napětí VCC má taktéž hodnotu pět voltů. Obvykle je taženo pouze přes spínač ze stejného zdroje jako napětí VCC\_SBY. V případě, že je napětí taženo ze stejného zdroje, není ho potřeba měřit, čímž si ovšem nemůžeme být jistí. Z tohoto důvodu napětí taktéž změřím. Stejně jako u napětí VCC\_SBY je zde potřeba provést test jednak nezatíženého napětí, tak i při zátěži.

Nejprve zde opět otestuji, zda jsou všechny piny zapájeny a zda není někde přerušená cesta od pinu konektoru ke zdroji napětí VCC. K tomuto testu opět použiji led diodu s ochranným odporem, která bude v přítomnosti napětí svítit. Piny záporného napětí zde můžu opět spojit, ale vstupní napětí VCC musí být vedeno pokaždé z jiného pinu na konektorech. Tento test se provádí jako první kvůli ochraně pinu konektorů před jejich zničením v důsledku testu zatíženého napětí. Tento test se bude provádět stejně jako u napětí VCC\_SBY pomocí speciálního testeru určeného pro toto měření. Schéma pro otestování jednotlivých pinů je uvedeno na obrázku č. 17.



**Obr. 17: Schéma obvodu pro prověření pinů nepoužitý k měření napětí VCC**

Měření samotného napětí na prázdko a při zátěži provedu pomocí procesoru, kde budu zjišťovat napětí přes dělič. Zapojení bude ještě zajištěno přes zenerovu diodu (z důvodu ochrany před případnou chybou, tedy přepětím na napájecím napětí). Opět je zde potřeba ověřit, že se toto napětí neklesne pod přípustnou mez ani při maximálním zatížení. Z příručky pro daný modul pak vyčteme proudy potřebné k napájení daného modulu.

**Tab. 3: Tabulka napájecích proudů VCC modulu MC-iTC**

Rychlost CPU	Aktivita	Proud VCC_SBY
Nastavení na 1300MHz v případě osazení procesorem Intel Atom E640	Režim spánku	0 A (1,1mA)
	Střední	0,92 A
	Maximální	1,14 A
Nastavení na 1000MHz v případě osazení procesorem Intel Atom E640	Režim spánku	0 A (1,1mA)
	Střední	0,88 A
	Maximální	1,05 A

Pro naše účely použiji maximální možný proud  $I$ , tudíž 1,05 A, jehož hodnotu pro jistotu ještě zvednu (po domluvě s konzultantem) o 25%, výsledná hodnota bude 1,31 A.

(3.4)

Potřebný zatěžovací odpor vypočítám pomocí klasického Ohmova vzorce.

$$R = \frac{U}{I} \quad (3.5)$$

Z řady odporů je tedy naší nejlepší volbou.

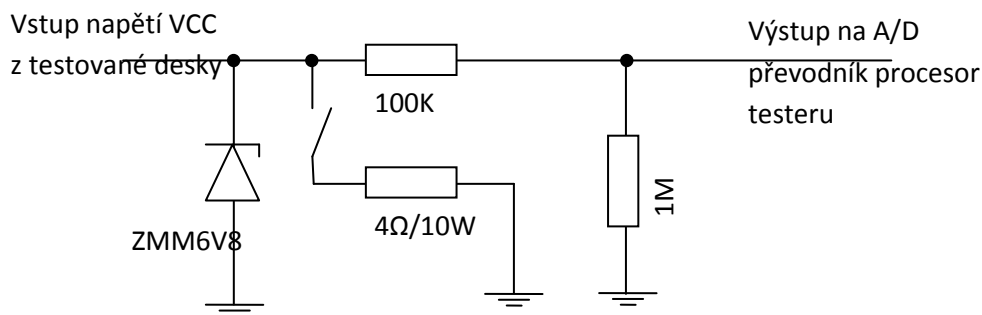
Pro správný výběr je potřeba ještě určit výkon, který se na tomto odporu bude ztrácet.

(3.6)

Z výsledku je tedy zřetelné, že odpor o výkonu 10W by měl stačit.

Výsledné schéma měření je uvedeno na obrázku 18.





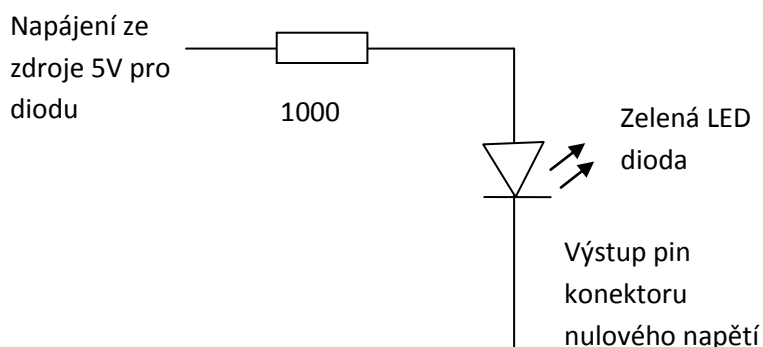
**Obr. 18: Schéma pro měření napájení VCC**

Nejprve otestuji nezatížené napájecí napětí. Jestliže napájení bude v předepsané mezi, která by měla být od 4,7V do 5,3V, potom přikročím k testu při zatíženém napájecím napětí. Přepnu tedy daný vypínač a napájecí napětí VCC zatížím. Napětí opět změřím, přičemž by nemělo poklesnout pod danou mez. Stejně jako u napětí VCC\_SBY je zde možnost nahradit mechanický spínač elektricky ovládanou variantou například tranzistorem MOSFET.

### 3.1.3 Nulové napětí (zem)

Modul má dvacet pět pinů sloužících jako zem rozmístěných na konektoru jedna P1-8, P1-14, P1-26, P1-38, P1-50, P1-62, P1-74, P1-86, P1-98, P1-110, P1-122, P1-134 a konektoru dva P2-7, P2-8, P2-14, P2-26, P2-38, P2-52, P2-62, P2-74, P2-86, P2-98, P2-110, P2-122, P2-134.

Test zemí se bude provádět opět přes speciální tester určený k otestování přítomnosti nulového napětí na výše zmíněných pinech. Test se bude provádět pomocí led diod, kde tentokrát bude na každý pin nulového napětí přiveden ochranný odpor s led diodou. Napájecí napětí těchto led diod pak může být společné. V případě, že bude pin zapájen a nebude mít přerušenu cestu, bude led dioda svítit. Schéma pro ověření funkčnosti pinu nulového napětí je uvedeno na obrázku č. 19.



**Obr. 19: Schéma pro ověření pinů nulového napětí**

## 3.2 Jednobitové vstupy/výstupy GPIO

Jednobitové vstupy/výstupy se v zařízeních používají například ke spínání napětí pro zařízení napájených po ethernetu (PoE) či zjišťování, zda je určitý přepínač sepnut nebo ne. V některých případech i k rozsvěcení led diody podle volby v modulu. Protože v různých zařízeních může být jednobitový vstup/výstup použit k různému účelu, je potřeba se na toto připravit a proměřit všechny varianty možného zapojení.

Zmíněný modul má osmnáct vstupních/výstupních portů, které jsou rozděleny podle toho, jak jsou v modulu definovány a tudíž, jak je bude potřeba testovat. V našich zařízeních používáme pouze dvanáct portů.

### 3.2.1 Výstupy GPIO0-1

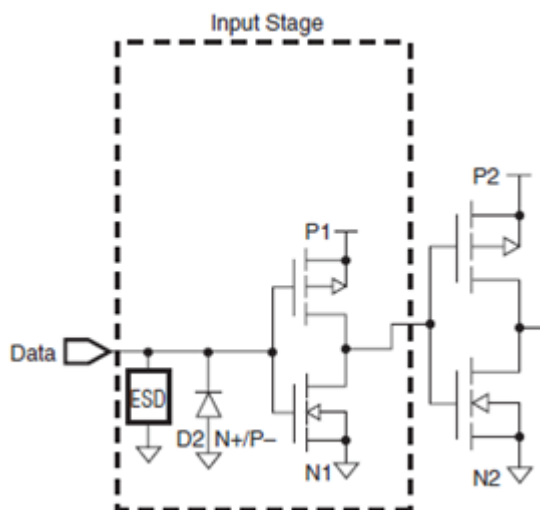
GPIO0 P2-16 a GPIO1 P2-18 jsou výstupy samotného procesoru. V katalogovém listu nejsou tyto piny vůbec specifikovány.

V našich zařízeních se tyto výstupy nepoužívají, přesto je zde potřeba změřit, že jsou přítomné piny nezapojeny. Tedy, že je zde nulové napětí a že zde neteče žádný proud. Pokud zde změříme napětí, pak se jedná o zkrat k napětí. Pokud jsme zde napětí nezměřili, potom můžeme na tyto piny napětí přivést. Pokud se toto napětí nezmění a proud odebíraný zařízením bude nulový, je tento pin v pořádku. Klesne-li napětí a bude odebírán proud, pak je zde zkrat k nulovému napětí. Tento test provedeme pomocí zapojení z obrázku č. 12.

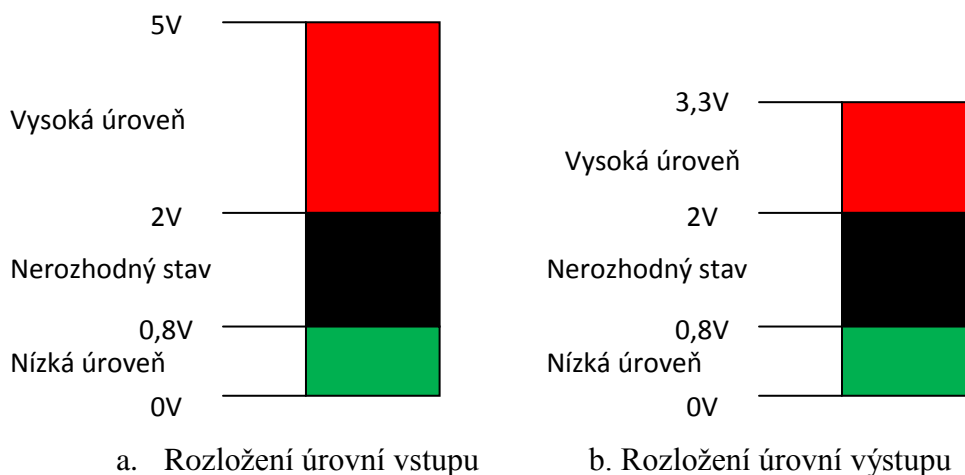
### 3.2.2 Vstupy-výstupy GPIO2-9

Tyto vstupy/výstupy jsou umístěny na konektoru dva GPIO2 P2-28, GPIO3 P2-30 a konektoru jedna GPIO4 P1-69, GPIO5 P1-71, GPIO6 P1-64, GPIO7 P1-66, GPIO8 P1-68, GPIO9 P1-70. Jejich maximální povolený proud, který je možné do těchto vstupů pouštět popřípadě z nich odebírat, je osm miliampér.

Tyto vstupy/výstupy jsou vedeny jako tolerantní 5V. To znamená, že jsou vybaveny 3,3V logikou, jež je nastavena tak, aby vydržela trvalé 5V napájení. Pro rozhodující úroveň pak platí, že pro sepnutý stav, takzvanou vysokou úroveň, musí být napětí alespoň 2V. Naopak pro nulový stav, takzvanou nízkou úroveň, musí být napětí nižší než 0,8V. V případě konfigurace jako výstupy je pak vysoká úroveň nastavena maximálně na napájecí napětí bez 0,2V, tedy 3,1V. Pro nízkou úroveň je pak výstupní hladina 0,2V. Pro ilustraci vnitřní schéma zapojení tolerantního portu v obrázku č. 20(viz [5]). V obrázku č. 21 je pak grafické rozložení úrovní pro vstup a výstup tolerantních pinů.



Obr. 20: Náhradní schéma TTL logiky



Obr. 21: Rozložení úrovní pro vstupní a výstupní signály

Pro obvody testované desky pak platí, že musí pro správnou funkčnost taktéž splňovat výše uvedené požadavky.

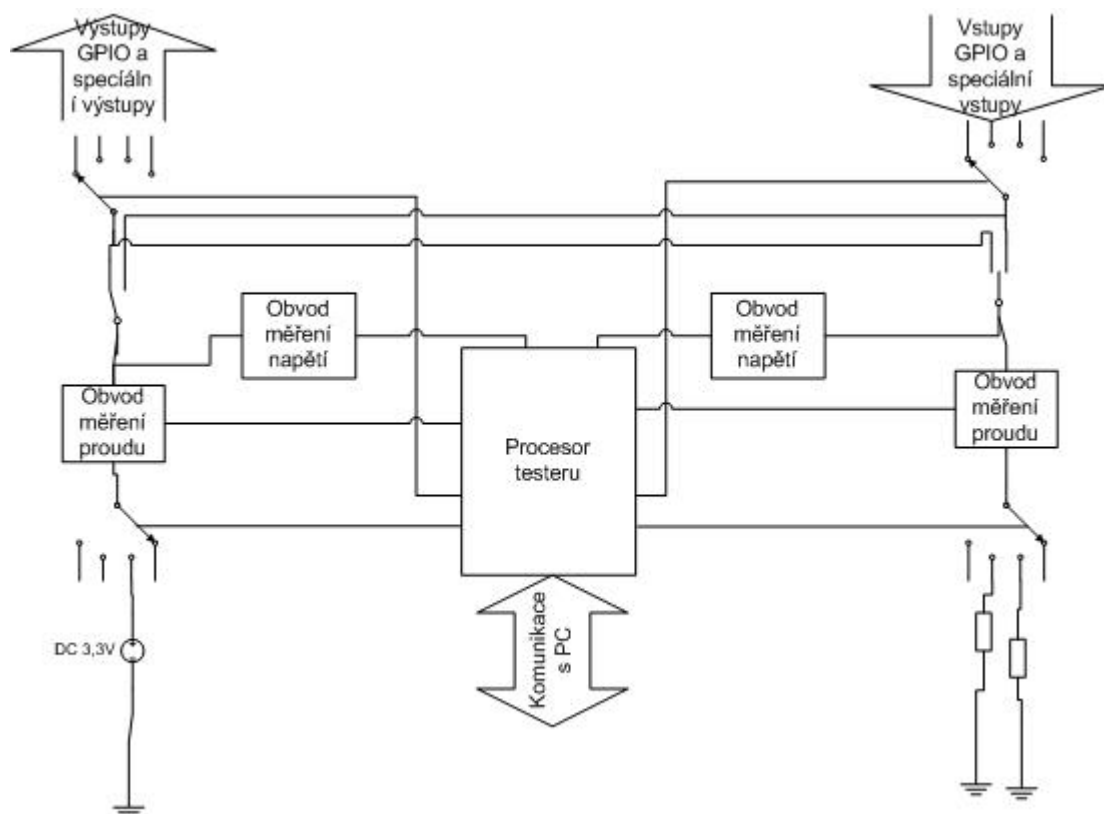
Tyto vstupy/výstupy jsou v zařízeních často využívány, a proto, jak již bylo předtím zmíněno, každý port má několik různých využití.

Vstupy/výstupy v zařízení se budou testovat tak, že se nejprve změří napětí na jednotlivých pinech. Bude-li zde naměřeno napětí, jedná se nejspíše o port vstupní. Pak tento port přes příslušný odpor uzemním a zjistím tak proud protékající přes měřící obvod. Tento test bude proveden pomocí schématu z obrázku č. 11 pro měření vstupů. Z měřeného proudu a napětí pak zjistím, jedná-li se skutečně o vstupní port nebo je zde zkrat k napětí. Pokud zde napětí nenaměříme, je tento port buď nezapojen, nebo je nastaven jako výstupní port. Pro tento test použijeme schéma z obrázku č. 12 pro měření výstupů. Je-li port nezapojen, pak po připojení napětí zde změřím připojené napětí a přes obvod měřící proud není měřen žádný protékající proud. Je-li protékající proud příliš velký, pak je výstup ve zkratu a je zjištěna chyba, kterou je potřeba opravit. Pokud je proud v odpovídajícím rozmezí do 8 miliampér, je tento výstup v pořádku.

**Tab. 4: Tabulka hodnot pro jednotlivé zapojení**

	CCU13	EPDI4.1	CSU20	CSU10
GPIO0	nezapojen	nezapojen	nezapojen	nezapojen
GPIO1	nezapojen	nezapojen	nezapojen	nezapojen
GPIO2	Výstup na 74ACT573	Signál RTS na Atmegu 2560	Stavový výstup z VN800	nezapojen
GPIO3	Výstup na 74ACT573	Signál CTS na Atmegu 2560	Stavový výstup z VN800	nezapojen
GPIO4	Výstup na 74ACT573	nezapojen	Výstup na přepínač	nezapojen
GPIO5	Výstup na 74ACT573	nezapojen	Výstup na přepínač	nezapojen
GPIO6	Výstup na LED diodu připojenou na 3,3V	Výstup na LED diodu připojenou na 3,3V	Výstup na LED diodu připojenou na 3,3V	Výstup na LED diodu připojenou na 3,3V
GPIO7	nezapojen	Výstup na LED diodu připojenou na 3,3V	nezapojeno	Výstup na přepínač
GPIO8	Výstup na 74ACT573	nezapojen	Výstup na MMBF	Výstup na přepínač
GPIO9	Výstup na 74ACT573	Vstup stavového signálu (PoE)	Výstup na přepínač	Výstup na přepínač
GPIO10	Výstupní stavový signál na LM2734	nezapojen	Stavový vstup do VN800	nezapojen
GPIO11	Výstupní stavový signál na LM2734	nezapojen	Výstup na přepínač	nezapojen
GPIO12	Výstup na 74ACT573	Hradlo tranzistoru BSS123	Výstupní signál na TPA3123	nezapojen
GPIO13	Výstup na 74ACT573	nezapojen	Výstupní signál na TPA3123	nezapojen
GPIO14	nezapojen	nezapojen	nezapojen	nezapojen
GPIO15	nezapojen	nezapojen	nezapojen	nezapojen
GPIO16	nezapojen	nezapojen	nezapojen	nezapojen
GPIO17	nezapojen	nezapojen	nezapojen	nezapojen

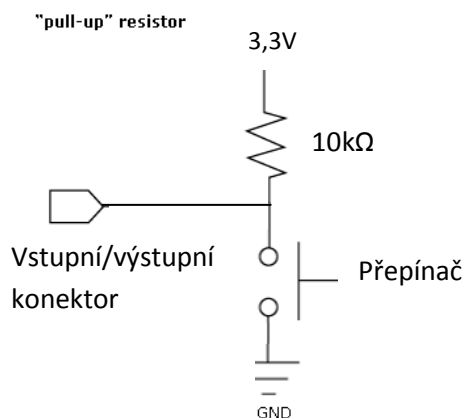
Celkové schéma pro měření jednobitových vstupů a výstupů můžeme navrhnout podle obrázku č. 22 a tím, že přepínače můžeme realizovat pomocí obvodu 4051.



**Obr. 22: Navrhované schéma pro celkové měření vstupů/výstupů GPIO**

### 3.2.3 Vstupy/výstupy GPIO 10-11

Další dva vstupy/výstupy tvoří speciální skupinu, jelikož již nejsou tolerantní, ale je potřeba je připojit na napětí 3,3V. Piny jsou na konektoru jedna umístěny na pinech GPIO10 P1-72, GPIO11 P1-73. Tyto vstupy/výstupy by měly být ve stavu resetu udržovány na napětí, a to 3,3V. Proto velikost odporu pro tyto vstupy/výstupy pak udává, přes jakou hodnotu by měly být piny napájeny. Maximální povolený proud těchto vstupů je taktéž maximálně osm miliampér. Rozhodovací logika je zde také TTL, proto za vysokou úroveň je opět považováno napětí minimálně 2V. Pro nízkou úroveň je pak maximální napětí 0,8V. Pro lepší představu je schéma zapojení pinu s pull upem v obrázku č. 23.

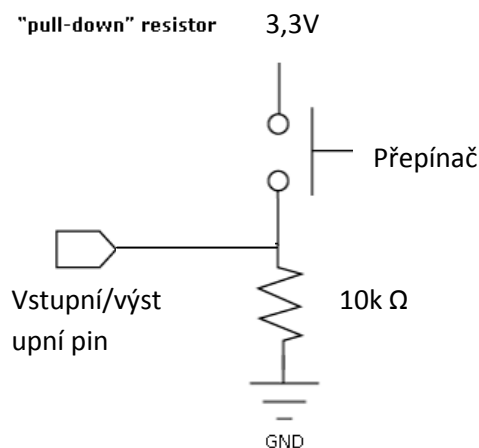


**Obr. 23: Náhradní schéma obvodu s pull upem**

Tyto vstupy se budou testovat tak, že se nejprve změří napětí daných pinů. Pokud zde naměřím napětí, pak je port pouze držen na napětí přes pull up nebo je napětí způsobeno zkratem. Jako první krok tedy změřím napětí, tedy jestli není tento pin vstupní, podle schématu z obrázku č. 11, a zda odpovídá danému předepsanému napětí tohoto vstupu/výstupu a není zde zkrat k vyššímu napětí než 3,3 voltu. Pak tento pin uzemním přes daný odpor a změřím proud zde protékající. Je-li proud přes tento odpor v daném rozmezí, pak je port v pořádku. To znamená nezapojen s tím, že je zapojen s pull upem nebo se jedná o port vstupní. Pokud je port nezapojený, není sepnutý nebo je zde zkrat k zemi, pak je zde nulové napětí. Proto přepojím pin na testovací schéma z obrázku č. 12 a přes toto zapojení přivedu napětí, přičemž budu měřit proud. Neteče-li zde proud, ale napětí je stále přítomno, pak je tento port nezapojen. Pokud bude protékající proud příliš vysoký, pak je port nejspíše zkratován k zemi. Odpovídá-li protékající proud danému rozmezí, pak je tento port v pořádku. Celkové schéma testu je stejné jako u GPIO2-9 tedy obrázek č. 22.

### 3.2.4 Vstupy-výstupy GPIO12-13

Tyto vstupy/výstupy jsou v samostatné skupině, jelikož je v případě používání potřeba připojit je k zemi přes danou zátěž. Umístěny jsou na konektoru jedna na pinech GPIO12 P1-45, GPIO13 P1-17. Tyto vstupy/výstupy by měly být v stavu resetu udržovány na napětí 0V. Velikost odporu udávaná pro tyto piny pak ukazuje, přes jakou hodnotu by měly být piny přivedeny k zemi. Rozhodovací logika je zde také TTL, proto za vysokou úroveň je opět považováno napětí minimálně 2V. Pro nízkou úroveň je pak maximální napětí 0,8V. Maximální povolený proud těchto vstupů je taktéž maximálně osm miliampér. Náhradní schéma obvodu s pull downem je uvedeno na obrázku č. 24.



**Obr. 24: Náhradní schéma obvodu s pull downem**

Jako první krok změřím, jestli je zde přítomno napětí. V případě změření napětí jsou pak možnosti portu zkratovaného k 3,3 voltu nebo že pin je vstupní. Proto použijeme schéma z obrázku č. 11. Pin tedy uzemním přes daný odpor a změřím proud. Pokud je proud moc vysoký, pak je zde zkrat ke zdroji 3,3V. Pokud je zde nulové napětí, pak je možnost nezapojeného pinu nebo zkratu k nulovému napětí. Přepnu tedy pin na schéma zapojení z obrázku č. 12. Pokud sem tedy přes měřicí obvod přivedu napětí, mohu tak přes měření proudu identifikovat, která možnost platí pro náš pin. V případě, že zde není žádný odběr proudu, jedná se o nezapojený pin. Pokud je odběr příliš veliký, jedná se o zkrat. V případě, že je proud v předepsaném rozmezí, jedná se tedy o sepnutý pin. Celkové schéma zapojení pak bude totožné s obrázkem č. 22.

### 3.2.5 Vstupy/výstupy GPIO14-17

Tyto vstupy/výstupy jsou umístěny na prvním konektoru na pinech GPIO14 P1-44 GPIO15 P1-47 GPIO16 P1-48 GPIO17 P1-49. Tyto vstupy/výstupy jsou multifunkční a mohou tedy sloužit i k jiným účelům než jen jako jednobitové vstupy/výstupy. Logika zde bude též TTL s tím, že se v základu musí udržovat na určeném napětí přes dané odpory. Za vysokou úroveň je opět považováno napětí minimálně 2V. Pro nízkou úroveň je pak maximální napětí 0,8V. Maximální povolený proud těchto vstupů je také maximálně osm miliampér.

Vstup GPIO14 může též sloužit jako watchdog a v nepoužívaném stavu je zde nulové napětí a udržuje se aktivní přivedením napětí o maximální velikosti 3.3 voltu.

Vstup GPIO15 se dá též použít jako hodinový signál pro signál LVDS DDC. Tento vstup má být v případě použití připojen přes odpor 2,2kΩ na 3,3V, aby se zde udržovala hodnota i v případě resetu PC.

Vstup GPIO16 se dá též využít jako signál LVDS BCTL. Tento vstup má být v případě použití připojen přes odpor 100kΩ na nulové napětí, aby se zde udržovala hodnota i v případě resetu PC.

Vstup GPIO17 se dá též využít jako datový signál k signálu LVDS DDC. Tento vstup má být v případě použití připojen přes odpor 2,2kΩ na 3,3V, aby se zde udržovala hodnota i v případě resetu PC.

Tyto vstupy nejsou v našich zařízeních používány, a přesto tyto vstupy budou testovány. Jestli náhodou nejsou tyto porty ve zkratku k nějakému napětí či k zemi. K testu použijeme schémata z obrázků č. 11 a 12, které pak jsou použity v návrhu celkového testeru jednobitových vstupů/výstupů v obrázku č. 22.

## 3.3 Další jednobitové porty se speciálním účelem

Toto jsou vstupy/výstupy, které mají na modulu již pevně přiřazené funkce jako reset, napájecí tlačítko a další. Všechny tyto porty pracují v TTL logice nehledě na to, jestli mají ještě nějaké další vnitřní uzpůsobení. Rozhodovací úrovně proto nezmění. Jsou tedy 2V jako minimální hodnota pro vysokou úroveň a 0,8V pro maximální napětí nízké úrovně.

Pro tyto piny použijeme podobnou metodu jako pro piny GPIO s tím, že již máme určeno, zda je pin vstupní nebo výstupní.

### 3.3.1 Časovač pro kontrolu LVDS - STRAP\_EN

Tento výstup určuje povolení časovače pro kontrolu LVDS. Je vyvedený na konektoru 1 na pinu P1-46a je společný s GPIO16, proto je testován v této sekci.

### 3.3.2 Ověření napájení - PWRGOOD

Ověření správnosti napájení z BASE do modulu. Má vnitřní PU 3.3 VSBY. Musí zůstat nepřipojen, pokud není používán. Tento vstup je připojen na pin P2-16. Společný s GPIO0 a testován v této sekci.

### **3.3.3 Zakázání zápisu do BIOSU - BIOS\_WP**

Tento vstup slouží k zakázání zápisu do BIOS SPI Flash, aktivován nízkou úrovní. Tento vstup má vnitřní PU na 3.3V. Musí zůstat nezapojený, pokud není používán. Je přiveden na pin P2-46. V našich zařízeních není používán, tudíž se provede test, zda je opravdu nezapojen. Test zde tedy bude spočívat ve zjištění zkratu k nějakému napětí či k zemi. Bude zde měřeno napětí nebo při zkratu naopak odebíráno. Použijeme tedy schéma z obrázku č. 11.

### **3.3.4 Vstup řízení externího napájení modulu - SUSP\_S3**

Režimu spánku - řízení externího napájení modulu (vypnout/zapnout). Tento výstup na pinu P1-15 se používá pro zapnutí napájení VCC. Pro jeho měření použijí opět zapojení z obrázku č. 11. Možné chyby jako přerušení cesty plošného spoje se změří tak, že nebude odebírán žádný proud a i přes přivedení napájení na tento pin. Zkrat poznáme tak, že i přes přivedení napájení na tento pin a měření, že je zde odebírán proud, se nesepe napětí VCC. V případě zkratu na napájení zde bude měřeno napětí ještě před jeho skutečným přivedením.

### **3.3.5 Ovládání externího reproduktoru - TIMER\_SPKR**

Časovač SPKR je signál výstup čítače 2 a je vnitřně spojen ANDem s Port bitem 0x61H bit 1 poskytují signál Speaker Data Enable. Tento signál řídí ovladač externího reproduktoru, což zapíná systém reproduktorů. Pro SLPMODE je jeho výstup 0V. Vyveden je na pin P2-22. V našich zařízeních nepoužíván, bude testován na to, zda je pin skutečně nezapojen. Test zde tedy bude spočívat ve zjištění zkratu k nějakému napětí či k zemi. Bude-li zde měřeno napětí, jedná se o zkrat k napětí. Při zkratu napětí k 0V pak po přivedení napětí na tento pin budeme měřit, že je zde odebírán proud. Pro testování použijeme zapojení z obrázku č. 11.

### **3.3.6 Spouštěcí signál pro FWH\_INIT**

Výstup FWH spouštěcího signálu. Je umístěn na pinu P2-85. Musí zůstat nepřipojen, pokud není používán. V našich zařízeních nepoužíván, bude testován na to, zda je pin skutečně nezapojen. Jelikož se opět jedná o test výstupního nezapojeného pinu, bude nám k otestování postačovat zapojení z obrázku č. 12. Případné chyby pak mohou být zkrat k nějakému napětí či k zemi. Bude zde měřeno napětí nebo při zkratu naopak odebíráno po jeho přivedení.

### **3.3.7 Vypínání modulu - PWRBTN**

Může být připojen k napájecímu tlačítku, ale hlavně slouží jako uspávací funkce pro modulu MC-iTC pro klasické vypnutí. Je aktivován nízkou úrovní. Tento vstup je umístěn na pinu P2-35. V našich zařízeních je připojen k procesoru desky, na které je modul umístěn. Všechny testované desky mají nastaveno, že pokud nekomunikují s modulem po určenou dobu, pak mají toto napětí poslat do nízké hladiny a tím modul resetovat. Pro naše účely proto budeme muset počkat až dojde k vypršení tohoto časovače a tento děj změřit. K měření použijeme schéma z obrázku č. 11. Dojde-li po vypršení časovače ke změně napětí, pak je vše v pořádku. Bude-li napětí po připojení 0V, jedná se nezaletovaný port nebo je zde zkrat k zemi. Naopak pokud bude napětí neustále na původní hodnotě, pak jde o zkrat k napětí.



### 3.3.8 Vstup hardwarového restu - RSTIN

Jedná se resetovací vstup modulu, je aktivován nízkou úrovní. Nízká úroveň na tomto pinu spustí hardwarový reset modulu CM-iTC. Tento pin není povinný pro provoz modulu CM-iTC, vytváří PowerOn reset pomocí vnitřního obvodu. Má tedy vnitřní pul-up a může zůstat nepřipojen. Je připojen na pin P2-33.

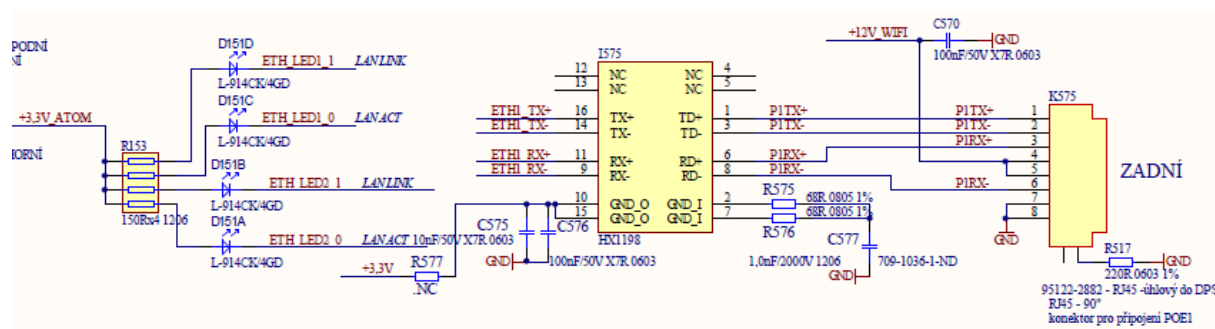
V našich deskách je zapojen na procesor desky, kde je modul umístěn pro případ, že modul přestal komunikovat a kde programový reset již nepomáhá. Dále je tento vstup přiveden na tlačítko na testované desce pro manuální reset modulu. Měření se bude provádět tak, že se uživatel vyzve, aby zmáčknul dané tlačítko reset PC na testované desce. Na testeru pak změříme, že na tomto pinu pokleslo napětí na 0V. Pokud bude po zapnutí na pinu 0V jedná se nespíše o zkrat k zemi, naopak pokud zde bude trvalé napájení i přes snahu provést reset, jedná se o zkrat k napětí. Pro test použijeme zapojení z obrázku č. 11.

### 3.3.9 Signalizace hardwarového resetu - RESET

Signalizuje, když CM-iTC prochází hardwarovým resetem kvůli napájení nebo RESETIN. Může být použit jako signál resetování k vypnutí palubního hardwaru. Je aktivován nízkou úrovní a připojen na pin P2-20. V našich zařízeních je připojen do procesoru desky plošného spoje, na které je modul umístěn pro zjišťování právě popsanych vztahů, tedy zda je modul v resetu či k bezpečnému vypnutí zařízení. Otestování bude provedeno tak, že se změří napětí a proud, které jsou zde přítomny a následné přivedení pěti voltů a měření, že je zde odebírán malý proud z procesoru desky. Možné pak ještě opětovné odpojení a měření reakce desky. Pokud zde bude měřeno napětí, jedná se o zkrat k napájecímu napětí. V případě, že po připojení napětí bude odebírán velký proud, pak se jedná o zkrat k napětí 0V. Pro měření použijeme zapojení z obrázku č. 12.

## 3.4 Testování rozhraní typu Ethernet

Modul CM-iTC má dva ethernetové porty, které můžou fungovat až jako 1000base-T komunikační porty. V našich zařízeních ale využíváme pouze základní pásmo 100Base-T. Zmíněný modul dokáže také komunikovat pomocí verze 10Base-T. Proto nebude potřeba některé piny testovat vzhledem k tomu, že se nikde nepoužívají. Oba ethernetové porty umí automatické otočení linky příjmu a odpovědi. Každý ze zmíněných ethernetových portů má také led diody indikující jeho stav, které bude nutné otestovat. Ethernet verze 10Base-T a 100Base-T komunikují přes jeden vstupní a jeden výstupní rozdílový komunikační pár. Při komunikaci 1000base-T jsou pak využívány vždy dva komunikační páry pro jeden směr. Na obrázku č. 25 je pak příklad zapojení ethernetu v jedné z testovaných desek. Všechny výstupy ETH již vedou přímo do modulu CM-iTC. Na obrázku č. 25 je pak v levé části schéma zapojení kontrolních led diod, uprostřed je elektrický oddělovací člen pro ethernet a vpravo pak samotný konektor.



Obr. 25: Příklad zapojení ethernetového portu v testované desce

### 3.4.1 Ethernetový port s reverzní logikou kontrolní signalizace pomocí LED diod

První ethernetový port je připojen na piny MDI1\_0+ P1-2 MDI1\_0- P1-4 jako vysílací pár prvního portu a MDI1\_1+ P1-1 MDI1\_1- P1-3 jako přijímací pár prvního ethernetového portu pro variantu do 100Base-T, dále je pak možno použít piny MDI1\_2+ P1-10 MDI1\_2- P1-12 MDI1\_3+ P1-9 MDI1\_3- P1-11 pro rozšíření na verzi 1000Base-T.

Vzhledem k tomu, že se jedná o ethernetové porty, které jsou na desce vyvedeny pouze na ethernetové konektory, je možnost místo složitého testování pomocí obvodů komunikujících po ethernetu udělat jednoduchý test za předpokladu, že na dané konektory není připojeno žádné zařízení.

Test se bude provádět tak, že nejdříve na všech 4 pinech změříme napětí, které by mělo být 0V. V případě, že je zde napětí, jedná se o zkrat k nějakému napětí. Není-li na pinech naměřeno napětí, je nejspíše vše v pořádku a můžeme na dané piny přivést napětí. Toto napětí změříme, zdali má danou hodnotu a zároveň také změříme, že neprotéká žádný proud. Pokud je oboje splněno, pak je port v pořádku.

Jak již bylo zmíněno, ke každému ethernetovému portu jsou přiřazené ještě tři piny, na které je možné připojit led diody, které indikují aktivitu a případně typ připojení. Led diody pro tento port jsou z pohledu modulu v negovaném zapojení, tudíž při aktivitě dané led diody, led dioda zhasíná.

První led dioda na pinu ETH\_LED1\_0# P1-6 indikuje aktivitu při odesílání či přijímání dat.

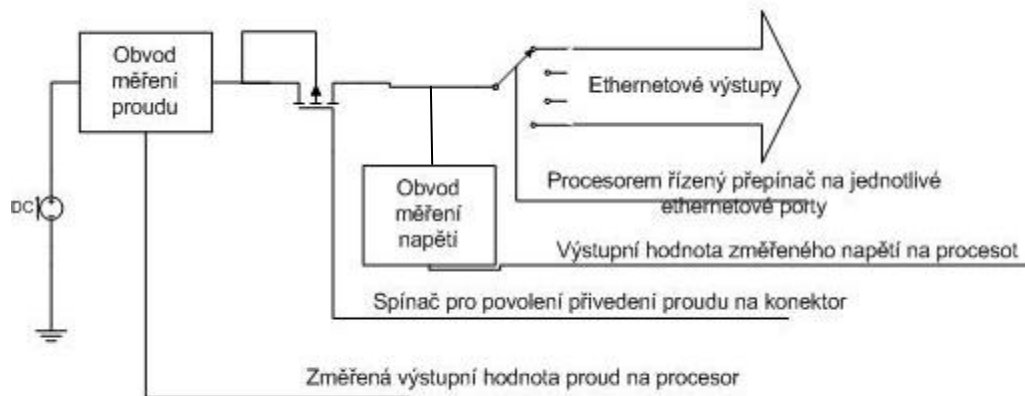
Druhá led dioda na pinu ETH\_LED1\_1# P1-5 indikuje stálost a připojení pomocí rychlosti 100Mb/s.

Třetí led dioda na pinu ETH\_LED1\_2# P1-13 indikuje stálost a připojení pomocí rychlosti 10Mb/s. Tato rychlost se však nepoužívá, proto se tento pin otestuje, jestli je skutečně nezapájený.

LED diody budeme testovat tak, že nejprve změříme napětí na daných pinech, které by mělo být 3,3 voltu. Pokud bude napětí v pořádku, pak tento pin připojíme přes daný odpor k zemi a změříme proud, který zde protéká. Bude-li proud v daném rozmezí, je vše v pořádku. Je-li proud příliš vysoký, je někde v obvodu zkrat napětí. Není-li zde napětí, jedná se o nezapájený pin nebo zkrat k zemi.

Nenaměříme-li zde žádné napětí, je možné že led dioda není osazena nebo je zde zkrat k zemi. Tuto možnost ověříme tak, že na tento pin naopak přivedeme napětí a budeme měřit proud protékající přes daný pin. Není-li pin zapojen, bude proud nulový. Bude-li proud

vysoký, pak se jedná o zkrat v obvodě. Pro měření led diod bude použit schéma měření z obrázku č. 11. Rozlišování, jestli je pin zkratovaný nebo není zapojen, pak můžeme v rámci testeru vynechat, jelikož se dá ze schématu snadno zjistit, která možnost je pravdivá. Navíc při ožiování samotné desky jsem vždy věděl, zda je tato konkrétní led dioda osazena nebo ne. Celkové navrhované blokové schéma pro měření led diod je v obrázku č. 26.



**Obr. 26: Celkové navrhované blokové schéma pro měření Led diod ethernetu**

### 3.4.2 Ethernetový port s klasickou logikou kontrolní signalizace pomocí LED diod

Druhý ethernetový port je připojen tak, že přijímací část je na pinech MDI1\_0+ P2-2 MDI1\_0- P2-4 jako vysílací pár prvního portu a MDI1\_1+ P2-1 MDI1\_1- P2-3 jako přijímací pár prvního ethernetového portu pro variantu do 100Base-T. Dále je pak možno použít piny MDI1\_2+ P2-10 MDI1\_2- P2-12 MDI1\_3+ P2-9 MDI1\_3- P2-11 pro rozšíření na verzi 1000Base-T.

Test se bude provádět úplně stejně jako u předchozího ethernetového portu.

Jak již bylo zmíněno, ke každému ethernetovému portu jsou přiřazené ještě tři piny, na které je možné připojit led diody, které normálně indikují aktivitu a případně typ připojení. Led diody pro tento port jsou z pohledu modulu zapojeny klasicky, tudíž při aktivitě dané led diody se led dioda rozsvěcuje. Tento fakt nebude mít ovšem na naše testování vliv.

První led dioda na pinu ETH\_LED1\_0# P2-6 indikuje aktivitu při odesílání či přijímání dat.

Druhá led dioda na pinu ETH\_LED1\_1# P2-5 indikuje stálost a připojení pomocí rychlosti 100Mb/s.

Třetí led dioda na pinu ETH\_LED1\_2# P2-13 indikuje stálost a připojení pomocí rychlosti 10Mb/s. Tato rychlost se však nepoužívá, proto se tento pin otestuje, jestli je skutečně nezapájený

I přesto, že led diody svítí v opačném případě než při předchozím ethernetu, na testování z pohledu desky to nic nemění a budou se testovat stejně jako led diody v předchozím ethernetu.

### 3.5 Sériové porty

Modul má čtyři sériové UARTové porty, přičemž porty dva až čtyři jsou v logice TTL a první port je v logice RS232 a pracují v módu FIFO. Testování sériových portů pak provedeme pomocí zapojení ze schémat v obrázcích č. 11 a 12. a to tak, že schéma z obrázku č. 11 umístíme na linku RX a schéma z obrázku č. 12 na linku TX.

#### 3.5.1 Sériový port jedna

První sériový port je zvláštní tím, že je plně osazen, má tudíž spoustu ovládacích signálových vstupů/výstupů než zbylé tři porty. Tedy kromě základních komunikačních pinů COM1\_RX P1-117, COM1\_TX P1-119 jsou zde ještě piny COM1\_CTS# P1-123, COM1\_DCD# P1-113, COM1\_DSR# P1-111, COM1\_DTR# P1-125, COM1\_RI# P1-124 a COM1\_RTS# P1-121 se svými funkcemi (popis viz příloha 1). Tento port se používá stejně jakou ostatní porty dva až čtyři a tak bude otestován stejně jako porty v bodu 3.5.2.

#### 3.5.2 Sériové porty dva až čtyři

Tyto porty mají základní napětí 3,3 voltu. Tyto porty jsou rozloženy na pinech COM 2 přijímací pin COM2\_RX P1-112 a vysílací COM2\_TX P1-114, COM3 vysílací pin COM3\_TX P2-75 a přijímací pin COM3\_RX P2-73 a COM4 přijímací pin COM4\_RX P2-59 a vysílací COM4\_TX P2-61. Jak již bylo zmíněno, pracují tyto porty podle logiky TTL, tudíž pro ně platí, že minimální napětí pro vysokou úroveň je 2V. Naopak maximální napětí pro nízkou úroveň je 0,8V.

UART je zkratka pro asynchronní komunikační přenos. Začíná komunikovat tak, že se přidá na začátek každého slova, které má být přeneseno, takzvaný start bit. Start bit se používá k upozornění přijímače, který slovo přijal, že budou poslána data a přinutí hodiny v přijímači synchronizovat se hodinami ve vysílači. Obě hodiny musí být dostatečně přesné, aby neměly rozladění o více než 10% v průběhu přenosu zbývajících bitů ve slově.

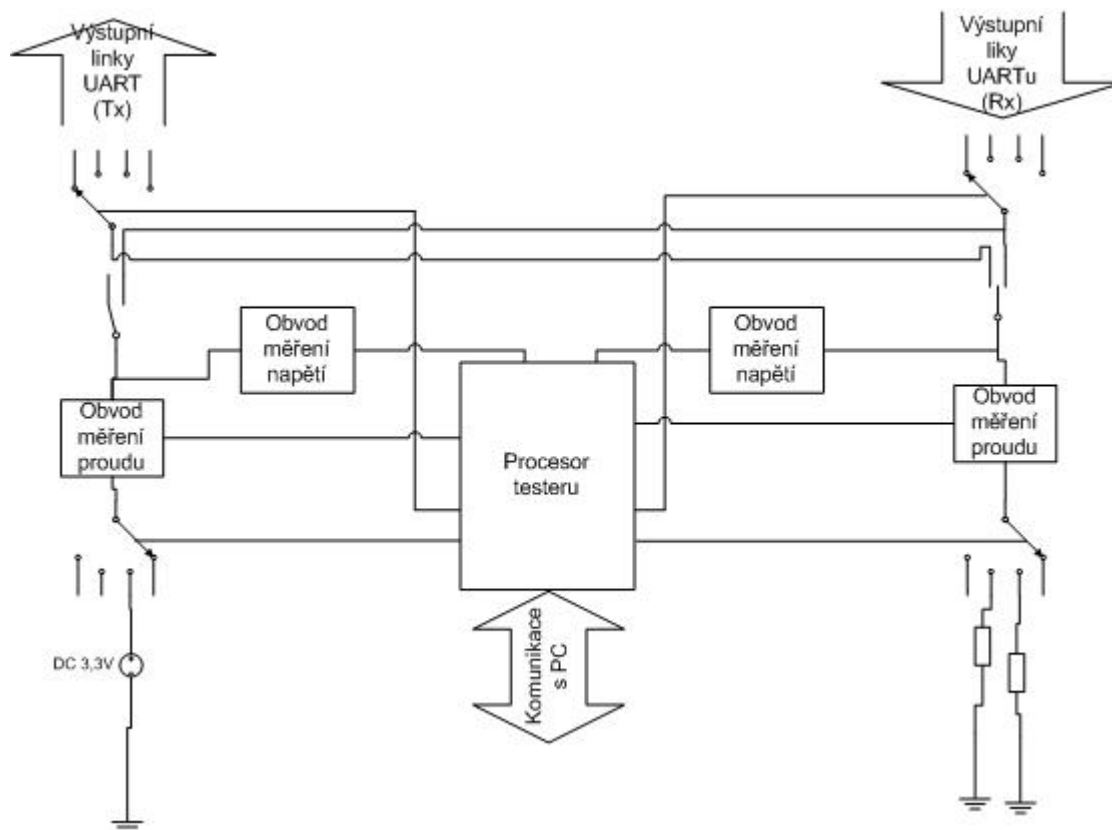
Po start bitu, jsou jednotlivé bity odeslaných dat tak, že nejméně významný bit jde jako první. Každý bit v přenosu je přenášen v přesně stejnou dobu. (viz. [7])

Odesílatel neví, kdy přijímač kontroloval hodnotu bitu. Odesílatel pozná pouze to, když hodiny říkají, aby začal vysílat další bit slova.

Po odeslání všech dat, může vysílač přidat paritní bit. Parita může být použita přijímačem k jednoduché kontrole chyb. Pak vysílačem odeslán alespoň jeden stop bit.

Měření zde bude prováděno tak, že nejprve změříme napětí na lince RX. V případě přítomnosti správného napětí na této lince je velmi pravděpodobné, že se na druhém konci nachází druhé komunikační zařízení. Proto potom přivedeme napětí na vysílací linku a změříme, že zde nedošlo k poklesu v napětí a k pouze malému odběru proudu. Pokud jsou tyto podmínky splněny, pak je vše v pořádku a můžeme zde vyslat signál a počkat jestli dojde nějaká odpověď. Není-li zde žádný odebíraný proud, pak se jedná o aktuálně nepřipojené zařízení nebo přerušenou cestu. Je-li odebíraný proud velký, jedná se o zkrat na lince odpovědi. Není-li na lince příjmu žádné napětí, může se jednat o zkrat na lince příjmu nebo

nezapojenou linku. Otestujeme tak tuto možnost tak, že na linku přivedeme napětí a budeme měřit proud. Pokud zde není odebírán žádný proud, jedná se o nezapojenou linku. Bude-li zde ovšem proud odebírán, pak se jedná o zkrat na této lince. Pokud změříme napětí na lince odpovědi, bude se jednat o zkrat k napětí. Pro měření na lince odpovědi použijeme schéma z obrázku č. 12. Pro linku příjmu pak schéma z obrázku č. 11. Celkové blokové schéma zapojení pro testování UARTu je na obrázku č. 27.



**Obr. 27: Blokové schéma celkového měření na portech UART**

### 3.6 Vstupy a výstupy analogových signálů

Modul má jeden signálový výstup a dva signálové vstupy, přičemž první signálový vstup má pevné vstupní zesílení a je označen linkový vstup. U druhého signálového vstupu máme naopak možnost zvolit zesílení vstupního signálu o 0/10/20/30dB. Tento vstup s volitelným zesílením je označen jako mikrofonní (MIC). Vstupy signálů jsou mezi sebou navzájem záměnné, pokud se smíříme s tím, že není možné zesílit linkový výstup. Modul pak v sobě zabudovaný ještě 10/20/24 bitový DA nebo AD převodník.

#### 3.6.1 Vstupy pro analogové signály

Jako mikrofonní vstup může sloužit port připojený na piny AIN\_L P2-133 levý kanál a AIN\_R P2-131 jako pravý kanál. Tento konkrétní vstup se ale nepoužívá, tudíž se zde pouze ověří, že je nezapojen. V některých zařízeních se používá již zmíněný druhý port umístěný na pinech MIC\_IN\_L P2-129 jako levý kanál a MIC\_IN\_R P2-129 jako pravý kanál, kde může být použit buď jeden nebo oba, nebo žádný port podle daného výrobku. Mikrofonní vstup má možnost nastavit zesílení vstupního signálu v samotném modulu. Cesty můžeme prověřit tak, že pošleme do desky procesoru příkaz na sestavení cesty od mikrofonního vstupu testované

desky do požadovaného pinu a nejlépe osciloskopem pak změříme signál na tomto pinu. V případě, že signál nezměříme, je jedinou možností postupovat po cestě signálu a měřit kde se kmitočet vytrácí.

### 3.6.2 Výstup analogového signálu

Reproduktor je připojen na výstup AOOUT\_L P2-139 jako levý kanál výstupu sterea, AOOUT\_R P2-137 jako pravý kanál výstupu sterea. Výstupní signál může být již analogový. Nejlépe ověříme tak, že na testeru sestavíme obvod produkující kmitočet jeden kilohertz a ten pak budeme pouštět do jednotlivých pinů a na výstupu z testeru a na testované desce plošného spoje pak měřit osciloskopem nebo pro hrubší odhad poslechem v připojeném reproduktoru daný signál. V případě, že signál nezměříme, je jedinou možností postupovat po cestě signálu a měřit kde se kmitočet vytrácí.

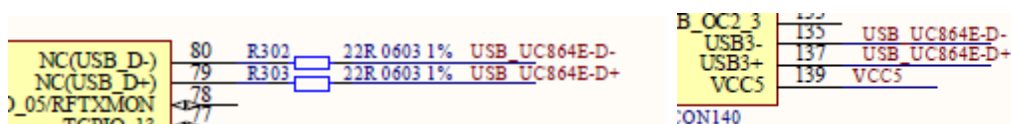
## 3.7 Výstupy USB

Modul obsahuje šest USB portů, které jsou rozděleny po pinech a to USB0 na pinech USB0+ P1-132, USB0- P1-130, USB1 na pinech USB1+ P1-138, USB1- P1-136, USB2 na pinech USB2+ P1-131, USB2- P1-129, USB3 na pinech USB3+ P1-137, USB3- P1-135, USB4 na pinech USB4+ P2-132, USB4- P2-130 a USB5 na pinech USB5+ P2-140, USB5- P2-138. Modul CM-iTC má také ochranu proti přetížení USB portů. Tato ochrana je svedena do 3 pinů, kde každý pin má na starosti 2 USB rozhraní. Takže USB\_OC0\_1#\* P1-128 je hlídání pro port USB0 a USB1. USB\_OC2\_3#\* P1-133 je hlídání pro USB2 a USB3. USB\_OC4\_5#\* P2-136 pak pro USB4 a USB5. Tyto kontroly přepětí se ovšem v našem zařízení nepoužívají, tudíž je budeme testovat pouze, jestli jsou skutečně nezapojené.

Jak již bylo řečeno, USB používá pro přenos dat diferenciální pár. Ten je zakódován pomocí NRZI a je schopen zajistit plně odpovídající datové přechody. Rozdíl vysoké úrovně (1) je vyslána připojením D + na napětí přes 2,8V s 15K  $\Omega$  odpor připojeným na zem a D- připojíme na napětí menší než 0,3V s 1,5k  $\Omega$  odporem připojeným na 3,6V. Nízkou úroveň (0) pak vyšleme, když připojíme D- na napětí větší než 2,8 V a D + nižší než 0,3V se stejnými zatěžovacími rezistory.

Přijímač definuje vysokou úroveň (1) jako rozdíl signálu D + o 200mV větší než D-. Nízkou úroveň (0) jako signál o D + 200 mV nižší než D-. (viz [6])

Pro ilustraci schéma zapojení na jedné z testovaných desek (obrázek č. 28), kde máme propojený GSM modul s modulem CM-iTC pomocí USB. V levé části obrázku se nachází GSM modul a pravé pak modul CM-iTC.



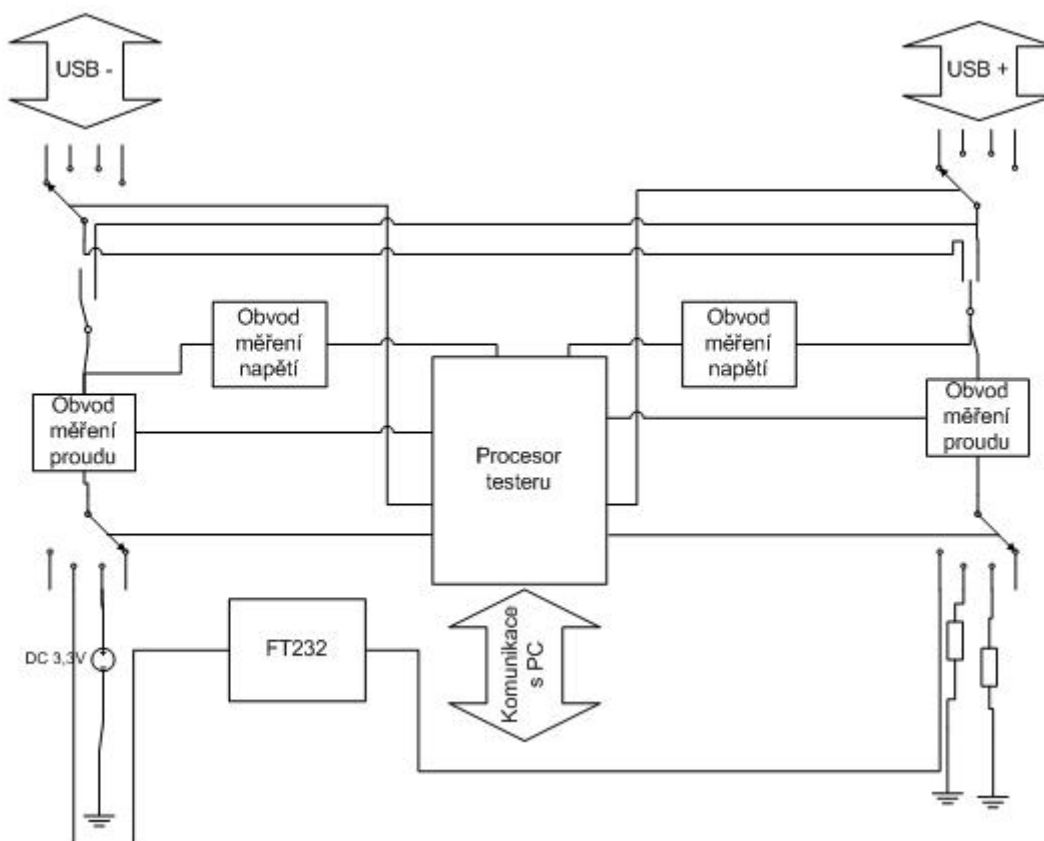
a. Vstup modemu UC864-E

b. Výstup modulu CM-etc.

**Obr. 28: Ilustrativní zapojení USB portu**

Samotné USB vstupy pak budou testovány přes měření napětí a proudu s tím, že jako komunikační obvod se použije FT232 obvod, který port USB ovládá.

V případě, že zde nezměříme žádné napětí ani na jednom vodiči, pak je z největší pravděpodobností tento USB port nezapojen. Provedeme proto test, zda je skutečně nezapojen přivedením napětí, přes zapojení v obrázku č. 12, na tyto datové páry a změřením, že se napětí nezměnilo a není odebírán žádný proud. Pokud bude nějaký proud odebírán, jedná se pravděpodobně o zkrat k zemi. Pokud zde bude změřeno napětí, může se jednat o zkrat nebo připojené zařízení na druhém konci. V případě napětí okolo 3,3V je to pravděpodobně zapojený port a proto připojíme k vodičům obvod FT232 a vyzkoušíme komunikaci. Celkové blokové schéma testeru USB je na obrázku č. 29.



**Obr. 29: Blokové schéma zapojení USB**

### 3.8 Výstupy obrazu

Zmíněný modul má tři druhy výstupů obrazového signálu LCD, SDVO, LVDS. V našich zařízeních jsou využity pouze výstupy SDVO a LVDS a to na základě požadavků výrobku. Proto se budeme převážně věnovat jim a v případě signálu LCD, který není nikde použit, pak můžeme pro úplnost testů obrazových výstupů zkontrolovat, že tyto výstupy jsou skutečně nezapojené.

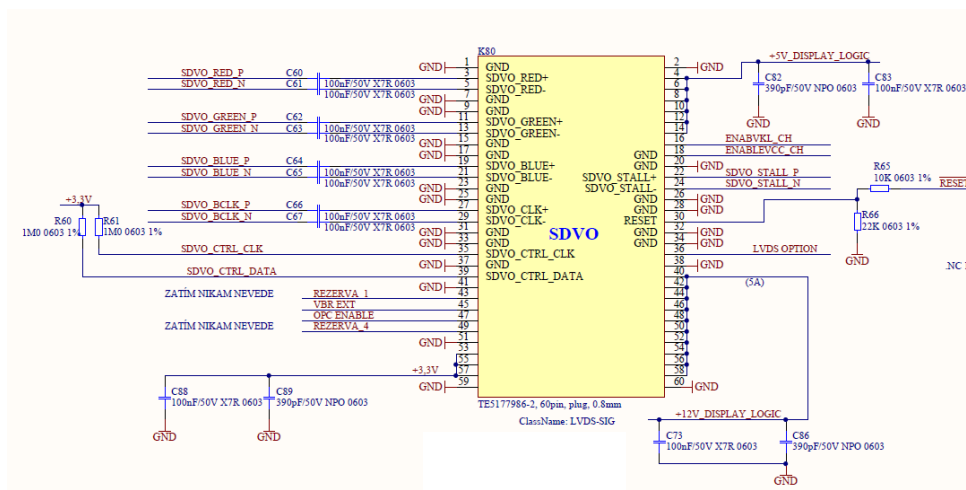
#### 3.8.1 Výstup SDVO

Tento obrazový signál je připojen na pinech:

SDVO\_BCLK+ P1-30, SDVO\_BCLK- P1-28, SDVO\_BLUE+ P1-35, SDVO\_BLUE- P1-33, SDVO\_RED+ P1-42, SDVO\_RED- P1-40, SDVO\_GREEN+ P1-29, SDVO\_GREEN- P1-27, SDVO\_INT+ P1-36, SDVO\_INT- P1-34, SDVO\_FLDSTALL+ P1-41, SDVO\_FLDSTALL-

P1-39, SDVO\_TVCLKIN+ P1-23, SDVO\_TVCLKIN- P1-21, SDVO\_CTRL\_CLK P1-25, SDVO\_CTRL\_DAT P1-32.

Tento výstup je sice použit pouze na jediném výrobku, ale i to je důvod jej otestovat. Skutečné otestování tohoto obrazového výstupu by ale vyžadovalo, buď zvolit složitý procesor, který tento výstup umí nebo se budeme muset spokojit s jednoduchým testem a to tak, že si budeme muset pohlídat, že na výstupech z desky není připojen žádný displej. A pak do zmíněných vstupů pustíme napětí a proud, které pak budeme měřit stejným způsobem, že zde nebude žádný úbytek napětí a nebude zde protékat žádný proud. Měření se bude provádět přes obvod z obrázku č. 12. Na obrázku č. 30 je zapojení SDVO.



Obr. 30: Příklad zapojení SDVO na testované desce.

### 3.8.2 Výstup LVDS

Výstup LVDS je připojen na vývodech konektoru P1 a to konkrétně na piny LVDS\_A0- P1-52, LVDS\_A0+ P1-54, LVDS\_A1- P1-51, LVDS\_A1+ P1-53, LVDS\_A2- P1-58, LVDS\_A2+ P1-60, LVDS\_A3- P1-57, LVDS\_A3+ P1-59, LVDS\_CLK- P1-63, LVDS\_CLK+ P1-65, LVDS\_DID\_CLK P1-47, LVDS\_DID\_DAT P1-49, LVDS\_BLT\_CTR P1-48, LVDS-BLEN P1-56, LVDS-PPEN P1-61.

LVDS byl vytvořen pouze jako standard specifikující elektrické charakteristiky přenosu nikoliv už přenosový protokol, způsob spojování nebo detaily propojovacích konektorů. Všechny jmenované vlastnosti se totiž mohou odlišovat podle účelu, ke kterému je LVDS použito a tudíž si je může výrobce upravit dle svých požadavků a potřeb. Postupně proto vznikly protokoly pro různé druhy použití lišící se více či méně popsány vlastnostmi.

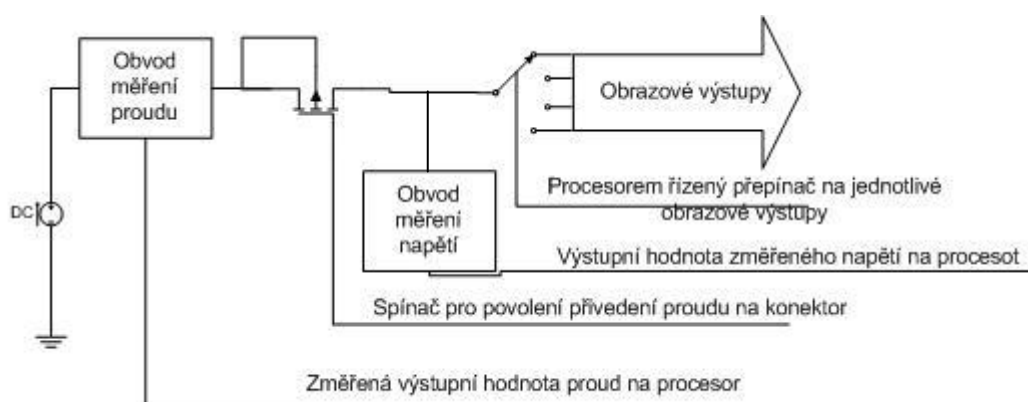
Základním přenosovým médiem pro LVDS je kroucená dvojlinka z mědi, tedy pár samostatných a vzájemně do sebe zakroucených kabelů, po níž se přenáší nízkonapěťové signály s typickými hodnotami okolo 1,2V. Tímto je dosažena energetická nenáročnost přenosu a zároveň se minimalizuje nechtěné elektromagnetické záření při přenosu. LVDS je tímto také odolnější vůči vnějším ruchům z okolí a proto jej lze snadněji aplikovat v různých systémech.

Na jednom konci dvojlinky se nachází vysílač, starající se o generování datových signálů a druhý konec kabelu je připojen k přijímači, dekódujícímu přenášená data. Kromě klasického kabelu lze použít taktéž tištěný spoj. Přijímač je schopen rozpoznat signály i o velmi nízkém napětí, typicky až 20 mV, které následně zesílí na standardní úroveň. Výhodou je značná

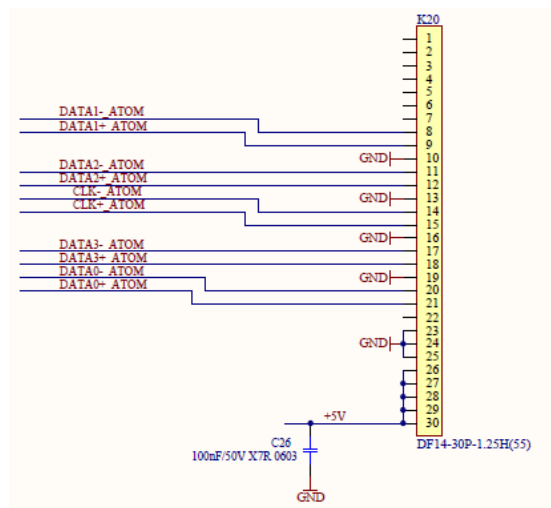


tolerance v rozsahu napětí a díky konstantnímu proudu při přenosu lze snadno připojovat zařízení za provozu bez rizika jejich zničení. (viz. [8])

Tento výstup je nejčastěji používaným výstupem v našich zařízeních a je tedy nutné ho otestovat. Ale stejně jako signál SDVO, by pro kompletní test bylo potřeba použít složitý procesor, který tento výstup ovládá nebo požit zjednodušenou metodu testování pomocí napětí a proudu s tím, že je nutné si pohlídat, aby na výstupu z desky nebylo nic zapojeno, tedy kromě sestavy led diod pro lepší ověření výstupů. Pak stejně jako u signálu SDVO, pokud nebude odebírán proud a napětí bude stejné, pak je výstup nezapojen nebo je přerušena cesta na testované desce. Pokud je nějaký odběr a led dioda svítí, pak je vše v pořádku. Pokud by ovšem odběr byl a led dioda by nesvítla, pak se zde bude jednat o zkrat k zemi nebo naopak, pokud by svítla, ještě před testem, bude se jednat o zkrat k nějakému napětí. Toto měření budeme provádět přes zapojení z obrázku č. 12. Blokové schéma celkového měření signálu LVDS a SDVO je uvedeno na obrázku č. 31 a příklad zapojení výstupu LVDS pak na obrázku č. 32.



**Obr. 31: Blokové schéma celkového měření signálů LVDS a SDVO**



**Obr. 32: Ukázka zapojení LVDS výstupu na testované desce**

## 4 Závěr

V této práci jsem rozebral a popsal jednotlivé vstupy a výstupy modulu CM-iTC. Podle uvážení a zkušeností jsem tyto vstupy/výstupy rozdělil do skupin. Každou skupinu jsem dále rozdělil do samostatných kapitol podle zvláštností, jež se v nich vyskytují. V rámci skupin jsem definoval, jaké chyby se zde můžou vyskytnout a sestavil možné měřicí metody pro identifikování konkrétní chyby nebo alespoň upozornění pro obsluhu testeru, že se na zmíněném vstupu/výstupu chyba nachází a je potřeba se onomu vstupu či výstupu věnovat.

V průběhu zpracování práce a z prováděného testování vyplynulo, že na otestování desky nebude stačit pouze jeden tester, ale bude pro celkový test potřeba dohromady sestavit 3 testery. První tester, který nám určí, zda není na modulu problém s napětím, druhý tester pak pro vyloučení problému s nulovým napětím a třetí tester pro test samotných vstupů/výstupů modulu (viz. popis uvedený v kapitolách 2.2.1, 2.2.2 a 2.2.3).

V rámci práce jsem se zabýval nejen zadaným testerem pro otestování celého modulu, ale pokusil jsem se specifikovat i ostatní 2 testery. V rámci testeru celkového modulu jsem pak realizoval navržené měřicí obvody a odzkoušel, že tyto obvody jsou skutečně schopny změřit napětí a proudy v teoretické rozsahu udávaném u vstupů/výstupů modulu CM-iTC. Navíc jsem sestavil schéma, jak se budou proměřovat jednotlivé skupiny dohromady. Dále jsem pak navrhnul, jak by mohlo vypadat testovací pracoviště s nezbytným vybavením pro správné otestování testované desky.

Ve své práci jsem se zaměřil na rozbor chyb vstupů/výstupů u modulu používaném v zařízeních firmy Herman s cílem najít možnosti identifikace těchto chyb na deskách plošných spojů a zabránit tak vznikajícím škodám, které neznalost přítomnosti těchto chyb na modulu způsobuje. Modul CM-iTC obsahuje i další vstupy/výstupy, které nebyly v rámci práce rozebrány, jelikož se v zařízeních zmíněné firmy nepoužívají a tudíž mně bylo konzultantem doporučeno, aby tyto vstupy/výstupy nebyly detailně řešeny vzhledem k jejich značnému počtu a malé pravděpodobnosti jejich využití v budoucnosti. Z tohoto důvodu jsem se soustředil na ty vstupy/výstupy, které jsou v zařízeních již používány.

Po provedených rozborech jsem došel k závěru, že nejvhodnější metodou testování se jeví metoda měření napětí a proudů na konektorech modulů CM-iTC. Tato metoda dokáže identifikovat základní chyby, které se mohou vyskytnout při osazování desek plošných spojů na automatu nebo následně při ručním osazování a tím zabránit poškození modulu CM-iTC.

Práce dala základ pro budoucí návrh a vznik testeru modulů CM-iTC. V dalších krocích se ve firmě Herman předpokládá realizace těchto testerů včetně vytvoření programů pro řídicí procesor testeru i testovací PC.

## Použitá literatura

- [1] Compulab: CM-iTC Computer-On-Module. Reference Guide. 2010.
- [2] Compulab: CM-iTC Computer-On-Module. Evaluation kit Guide. 2010.
- [3] Atmel [online]: [cit. 1. května 2013] Katalogový list Atmenga 64
- [4] Datasheetcatalog [online]: [cit. 1. května 2013] Katalogový list TL062
- [5] Fairchildsemi [online]: [cit. 12. května 2013]. Dostupné na [www.fairchildsemi.com](http://www.fairchildsemi.com)
- [6] Beyondlogic [online]: USB in a NutShell - [cit. 10.května 2013]. Dostupné na <http://www.beyondlogic.org/usbnutshell/usb2.shtml>
- [7] Freebsd [online]: Serial and UART Tutorial - [cit. 10.dubna 2013]. Dostupné na <http://www.freebsd.org/doc/en/articles/serial-uart/>
- [8] ALEŠ LALÍK [online]: LVDS - snadné interní připojení (nejen) LCD- [cit. 22.května 2013]. Dostupné na <http://notebook.cz/clanky/technologie/2009/lvds>

# Seznam zkratek

APIC	Advanced Programmable Interrupt Controller	Zdokonalený programovatelný řadič přerušení
ASIC	Application Specific Integrated Circuit	Integrovaný obvod pro specifické použití
CPU	Central Processing Unit	Centrální výpočetní jednotka
DIFF	Differential	rozdílový
FIFO	First In First Out	První dovnitř, první ven
FWH	Firmware Hub	Programový rozdělovač
GPIO	General Purpose Input/Output	Vstupy výstupy všeobecného určení
HDA	High Definition Audio	Zvuk vysokého rozlišení
IOH	Input Output Hub	Rozdělovač vstupů výstupů
LCD	Liquid crystal display	Displej s kapalnými krystaly
LPC	Local Procedure Call	Volání lokální procedury
LVDS	Low-Voltage Differential Signaling	Nízkonapěťový rozdílový signál
NRZI	Non Return to Zero Inverted	Inverzní kódování bez návratu k nule
PoE	Power over Ethernet	Napájení po Ethernetu
RGB	Red-Green-Blue	Červená-Zelená-Modrá
RTC	Real-Time Clock	Hodiny reálného času
SATA	serial ata	
SDIO	Secure digital input output	Slot formátu SD
SDVO	Serial digital video output	Sériový digitální výstup videa
SPI	Serial Peripheral Interface	Sériové periferní rozhraní
TIMER	SPKR timer SPeAKeR	Časovač Interní zvukový výstup počítače
TTL	Transistor Transistor logic	Tranzistorově tranzistorová logika
UART	Universal asynchronous Receiver Transmitter	Univerzální asynchroní přijímač a vysílač
USB	Universal Serial Bus	Univerzální sériová sběrnice

I/O	receiver/transmitter	vysílač/přijímač
$U$	Napětí	
$I$	Proud	
$R$	Odpor	
$P$	Výkon	

# Seznam příloh

## Příloha A: Rozpis vstupů/výstupů na konektoru modulu CM/iTC

A.1. Napájecí piny.....	47
A.2. Jednobitové vstupy/výstupy GPIO .....	48
A.3. Speciální jednobitové výstupy/vstupy .....	<b>Chyba! Záložka není definována.</b> 9
A.4. Ethernetové porty .....	<b>Chyba! Záložka není definována.</b> 0
A.5. Sériové porty .....	51
A.6. Vstupy/výstupy zvukových signálů .....	51
A.7. USB porty.....	52
A.8. Obrazové výstupy.....	53
A.8.1 Obrazové výstupy LCD .....	53
A.8.2 Obrazové výstupy SDVO .....	54
A.8.3 Obrazové výstupy LVDS.....	54

## A.Rozpis vstupů/výstupů na konektoru modulu CM-iTC

V této příloze je uveden seznam důležitých vstupů/výstupů, které se budou testovat. Seznam je dělen podle skupin, ve kterých budou piny testovány. Ke všem pinům je doplněn jejich popis a případně i jejich vnitřní specifikace. Podrobnější popis je v literatuře ([1] Compulab: CM-iTC Computer-On-Module. Reference Guide).

### A.1 Napájecí vstupy

Signál	Pin		Poznámka
GND (25 vstupů)	P1-8	P2-7	Vstupy nulového napětí
	P1-14	P2-8	
	P1-26	P2-14	
	P1-38	P2-26	
	P1-50	P2-38	
	P1-62	P2-52	
	P1-74	P2-62	
	P1-86	P2-74	
	P1-98	P2-86	
	P1-110	P2-98	
	P1-122	P2-110	
	P1-134	P2-122	
		P2-134	
VCC_SBY (5 vstupů)	P1-80	P2-71	Vstupy stálého napájení
	P1-140	P2-97	
		P2-116	
VCC (23 vstupů)	P1-7	P2-19	Vstupy sepnutého napájení
	P1-19	P2-31	
	P1-31	P2-43	
	P1-43	P2-55	
	P1-55	P2-67	
	P1-67	P2-79	
	P1-79	P2-91	
	P1-91	P2-103	
	P1-103	P2-115	

## A.2 Jednobitové vstupy/výstupy GPIO

Signál	Pin	Typ	Popis	Poznámka
GPIO0	P2-16	TBD	GPIO1 z CPU	
GPIO1	P2-18	TBD	GPIO_SUS7 z CPU	
GPIO2	P2-28	I/O, 8 mA	SB_GPIO0 z IOH	5V- tolerantní
GPIO3	P2-30	I/O, 8 mA	SB_GPIO1 z IOH	5V- tolerantní
GPIO4	P1-69	I/O, 8 mA	SB_GPIO2 z IOH	5V- tolerantní
GPIO5	P1-71	I/O, 8 mA	SB_GPIO3 z IOH	5V- tolerantní
GPIO6	P1-64	I/O, 8 mA	SB_GPIO4 z IOH	5V- tolerantní
GPIO7	P1-66	I/O, 8 mA	SB_GPIO5 z IOH	5V- tolerantní
GPIO8	P1-68	I/O, 8 mA	SB_GPIO6 z IOH	5V- tolerantní
GPIO9	P1-70	I/O, 8 mA	SB_GPIO7 z IOH	5V- tolerantní
GPIO10	P1-72	I/O, 8 mA	SB_GPIO8 z IOH	10k PU k 3.3V
GPIO11	P1-73	I/O, 8 mA	SB_GPIO9 z IOH	10k PU k 3.3V
GPIO12	P1-45	I/O, 8 mA	SB_GPIO10 z IOH	10k PD k GND
GPIO13	P1-17	I/O, 8 mA	SB_GPIO11 z IOH	10k PD k GND
GPIO14	P1-44	GPIO4 z CPU	Int. LED, WD	10k PU k 3.3V
GPIO15	P1-47	GPIO_SUS3 z CPU	LVDS_DDC_CLK 2.21k	10k PU k 3.3V
GPIO16	P1-48	GPIO_SUS2 z CPU	LVDS_BCTL 100k	10k PD k GND
GPIO17	P1-49	GPIO_SUS4 z CPU	LVDS_DDC_DAT 2.21k	10k PU k 3.3V



### A.3 Speciální jednobitové výstupy/vstupy

Signál	Pin	Typ	Popis
STRAP_EN	P1-46	O	Povolení časovače pro kontrolu LVDS
SUSP_S3	P1-15	O	Režimu spánku externího napájení modulu vypnout / zapnout- používá v mechanismu zapínání modulu
RSTIN#	P2-33	I	Reset vstupu. Aktivován úrovní „0V“ Nízká úroveň na tomto pinu spustí hardwarový reset CM-iTC. Tento pin není povinný pro CM-iTC provoz, vytváří PowerOn reset pomocí vnitřního obvodu. Má vnitřní pul-up a může zůstat nepřipojen
RESET#	P2-20	O 24mA	Reset vstupu. Aktivován nízkou úrovní. Signalizuje, když CM-iTC prochází hardwarovým resetem, kvůli napájení nebo RESETIN. Může být použit jako signál resetování k vypnutí palubního hardwaru
PWRBTN#	P2-35	I	Napájecí tlačítko/uspávací funkce. Aktivován nízkou úrovní
PWRGOOD	P2-16	I	Pin ověřující správnost napájení zBASEmodulu. Má vnitřní PU 3.3V SBY. Musí zůstat nepřipojen, pokud není používán
TIMER-SPKR	P2-22	O	TIMER SPKR signál je výstup čítače 2 a je vnitřně spojen ANDems Port bitem 0x61H bit 1 poskytující Speaker Data Enable. Tento signál řídí driver externího reproduktoru, což zapíná systém reproduktorů. PoSLPMODE, jeho výstup je 0.
BIOS_WP#	P2-46	I	Zakázání zápisu BIOS SPI, aktivován nízkou úrovní. Tento vstup má vnitřní PU na 3.3V. Nezapojovat, pokud není používán
FWH_INIT#	P2-85	O	Externí FWH spouštěcí signál

## A.4 Ethernetovéporty

Signál	Pin	Typ	Popis
MDI2_0+ MDI2_0-	P2-2 P2-4	DIFF	V MDI modu působí jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T. V MDI kříženém módu jedná jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T
MDI2_1+ MDI2_1-	P2-1 P2-3	DIFF	V MDI modu působí jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T. I V MDI kříženém módu jedná jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T.
MDI2_2+ MDI2_2-	P2-10 P2-12	DIFF	V MDI modu působí jako BI_DC pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DD pár pro 1000Base-T.
MDI2_3+ MDI2_3-	P2-9 P2-11	DIFF	V MDI modu působí jako BI_DD pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DC pár pro 1000Base-T.
ETH_LED2_0#	P2-6	O	Když je aktivita přítomna, tak se výstup přivede k zemi na krátký okamžik. Když není aktivita, je zde přítomno napětí.
ETH_LED2_1#	P2-5	O	100Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 100Mb/s připojení.
ETH_LED2_2#	P2-13	O	10Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 10Mb/s připojení.
MDI2_0+ MDI2_0-	P1-2 P1-4	DIFF	V MDI modu působí jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T. V MDI kříženém módu jedná jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T
MDI2_1+ MDI2_1-	P1-1 P1-3	DIFF	V MDI modu působí jako BI_DB pár pro 1000Base-T a přijímací pár pro 100Base-T/10Base-T. I V MDI kříženém módu jedná jako BI_DA pár pro 1000Base-T a vysílací pár pro 100Base-T/10Base-T.
MDI2_2+ MDI2_2-	P1-10 P1-12	DIFF	V MDI modu působí jako BI_DC pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DD pár pro 1000Base-T.
MDI2_3+ MDI2_3-	P1-9 P1-11	DIFF	V MDI modu působí jako BI_DD pár pro 1000Base-T. V MDI kříženém módu jedná jako BI_DC pár pro 1000Base-T.
ETH_LED2_0#	P1-6	O	Když je aktivita přítomna, tak se výstup přivede k zemi na krátký okamžik. Když není aktivita, je zde přítomno napětí.
ETH_LED2_1#	P1-5	O	100 Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 100Mb/s připojení.
ETH_LED2_2#	P1-13	O	10 Base-T Link/ACT LED. 100 Base-T link LED pin indikuje stálost připojení a 10Mb/s připojení.

## A.5 Sériové porty

Signál	Pin	Rozhraní	Typ	Popis
COM1_RX	P1-117	RS232	I	Sériová linka vstupních dat
COM1_TX	P1-119	RS232	O	Sériová linka výstupních dat
COM1_CTS#	P1-123	RS232	I	Volno k poslání
COM1_DCD#	P1-113	RS232	I	Volno k poslání
COM1_DSR#	P1-111	RS232	I	Detekování nosných dat
COM1_DTR#	P1-125	RS232	O	Data nastavena a připravena
COM1_RI#	P1-124	RS232	I	Indikace vyzvánění
COM1_RTS#	P1-121	RS232	O	Žádost o zaslání
COM2_RX	P1-112	TTL	I	Sériová linka vstupních dat (8.2k PU k 3.3V)
COM2_TX	P1-114	TTL	O	Sériová linka výstupních dat
COM3_RX	P2-73	TTL	I	Sériová linka vstupních dat(8.2k PU k 3.3V)
COM3_TX	P2-75	TTL	O	Sériová linka výstupních dat
COM4_RX	P2-59	TTL	I	Sériová linka vstupních dat(8.2k PU k 3.3V)
COM4_TX	P2-61	TTL	O	Sériová linka výstupních dat

## A.6 Vstupy/výstupy zvukových signálů

Signál	Pin	Typ	Popis
AIN_L	P2-133	IA	Vstup levého kanálu stera line/mic: PORT_C
AIN_R	P2-131	IA	Vstup pravého kanálu stera line/mic: PORT_C
MIC_IN_L	P2-129	IA	Vstup levého kanálu stera mic/line: PORT_B
MIC_IN_R	P1-24	IA	Vstup pravého kanálu stera mic/line: PORT_B
AOUT_L	P2-139	O	Line stereo výstup levý. PORT_A
AOUT_R	P2-137	O	Line stereo výstup pravý. PORT_A
SPDIF_OUT	P1-18	O	SPDI/F výstup
SENSE_A	P1-22	I	Detekce pro všechny porty – B,C a SPDIF: PORT_B-20k, PORT_C –10k, PORT_A – 39.2k

## A.7 USB porty

Signál	Pin	Typ	Popis
USB0+	P1-132	DIFF	Datový pár USB Portu 0
USB0-	P1-130	DIFF	
USB1+	P1-138	DIFF	Datový pár USB Portu 1
USB1-	P1-136	DIFF	
USB2+	P1-131	DIFF	Datový pár USB Portu 2
USB2-	P1-129	DIFF	
USB3+	P1-137	DIFF	Datový pár USB Portu 3
USB3-	P1-135	DIFF	
USB4+	P2-132	DIFF	Datový pár USB Portu 4
USB4-	P2-130	DIFF	
USB5+	P2-140	DIFF	Datový pár USB Portu5
USB5-	P2-138	DIFF	
USB_OC0_1#*	P1-128	I	Pin přetížení pro porty 0,1
USB_OC2_3#*	P1-133	I	Pin přetížení pro porty 2,3
USB_OC4_5#*	P2-136	I	Pin přetížení pro porty 4,5

## A.8 Obrazové výstupy

### A.8.1 Obrazové výstupy LCD

Signál	Pin	Typ	popis
LCD-B0	P1-95	O	LCD Panel Data Bus
LCD-B1	P1-96	O	
LCD-B2	P1-97	O	
LCD-B3	P1-99	O	
LCD-B4	P1-100	O	
LCD-B5	P1-101	O	
LCD-B6	P1-102	O	
LCD-B7	P1-104	O	
LCD-G0	P1-85	O	
LCD-G1	P1-87	O	
LCD-G2	P1-88	O	
LCD-G3	P1-89	O	
LCD-G4	P1-90	O	
LCD-G5	P1-92	O	
LCD-G6	P1-93	O	
LCD-G7	P1-94	O	
LCD-R0	P1-75	O	
LCD-R1	P1-76	O	
LCD-R2	P1-77	O	
LCD-R3	P1-78	O	
LCD-R4	P1-81	O	
LCD-R5	P1-82	O	
LCD-R6	P1-83	O	
LCD-R7	P1-84	O	
LCD-SCK	P1-108	O	Hodinový signál pro data displeje
LCD-VSYNC	P2-107	O	VSYNC
LCD-HSYNC	P1-109	O	HSYNC
LCD-DE	P1-105	O	Signál povolení pro panel (DE) pro TFT panely
LCD-PWREN	P1-106	O	Kontrolní sekvence napájení pro panely VDD

### A.8.2 Obrazové výstupy SDVO

Signál	Pin	Pin	Popis
SDVO_BCLK+	P1-30	ODIF	Sériová digitální video linka B: hodiny
SDVO_BCLK-	P1-28	ODIF	
SDVO_BLUE+	P1-35	ODIF	Sériová digitální video linka B: modrá barva
SDVO_BLUE-	P1-33	ODIF	
SDVO_RED+	P1-42	ODIF	Sériová digitální video linka B: červená barva
SDVO_RED-	P1-40	ODIF	
SDVO_GREEN+	P1-29	ODIF	Sériová digitální video linka B: zelená barva
SDVO_GREEN-	P1-27	ODIF	
SDVO_INT+	P1-36	IDIF	Vstupní sériová digitální video linka: přerušení
SDVO_INT-	P1-34	IDIF	
SDVO_FLDSTALL+	P1-41	IDIF	Sériová digitální video linka:Field Stall
SDVO_FLDSTALL-	P1-39	IDIF	
SDVO_TVCLKIN+	P1-23	IDIF	Synchronizační hodiny sériového digitálního videa
SDVO_TVCLKIN-	P1-21	IDIF	
SDVO_CTRL_CLK	P1-25	I/O	SDVO kontrolní hodiny
SDVO_CTRL_DAT	P1-32	I/O	SDVO kontrolní data

### A.8.3 Obrazové výstupy LVDS

Signál	Typ	Pin	Popis
LVDS_A0-	P1-52	ODIF	LVDS rozdílový pár 0
LVDS_A0+	P1-54	ODIF	
LVDS_A1-	P1-51	ODIF	LVDS rozdílový pár 1
LVDS_A1+	P1-53	ODIF	
LVDS_A2-	P1-58	ODIF	LVDS rozdílový pár 2
LVDS_A2+	P1-60	ODIF	
LVDS_A3-	P1-57	ODIF	LVDS rozdílový pár 3
LVDS_A3+	P1-59	ODIF	
LVDS_CLK-	P1-63	ODIF	LVDS rozdílový pár hodin
LVDS_CLK+	P1-65	ODIF	
LVDS_DID_CLK	P1-47	I/O	Kanál hodin pro data displeje: I2C-základní kontrolní signál
LVDS_DID_DAT	P1-49	I/O	Kanál hodin pro data displeje: Data pro EDID kontrolu
LVDS_BLT_CTR	P1-48	O	Kontrola podsvícení LCD: Tento signál povoluje kontrolovat jas podsvícení
LVDS-BLEN	P1-56	O	Povolení podsvícení panelu
LVDS-PPEN	P1-61	O	Kontrola spouštění napětí do panelu VDD